

## PCBA Design for Testability

*Design for Testability of Printed Circuit Board Assemblies*

---

### Test Engineer's Handbook



**SPEA SpA**

16, Via Torino  
10088 Volpiano - Italy

Tel.: + 39 011 9825 400

Fax: + 39 011 9825 405

E-mail: [info@spea.com](mailto:info@spea.com)

Web: [www.spea.com](http://www.spea.com)

Web: [www.spea.com](http://www.spea.com)

# Indice

<b>Revisioni</b>	<b>1</b>
<b>Introduzione</b>	<b>2</b>
<b>1. Collaudare con tester a sonde mobili</b>	<b>4</b>
1.1 Tipologia processi di fabbricazione per PCBA.....	4
1.2 Tipi di test per PCBA .....	4
<b>2. Regole di progettazione di tipo elettrico</b>	<b>5</b>
2.1 Punti di contatto .....	5
2.1.1 Relazione tra le dimensioni minime del test point e la capacità del sistema .....	6
2.1.2 Regole di piazzamento dei test point .....	6
2.1.3 Distanza dei punti di contatto dai componenti alti.....	7
2.1.4 Priorità dei punti di contatto.....	8
2.1.5 Test Pad .....	9
2.1.6 Pad10 .....	
2.1.7 Pad di saldatura.....	11
2.1.7.1 Errore di piazzamento dei componenti .....	12
2.1.7.2 Tipi di pad di saldatura .....	13
2.1.8 Via 14 .....	
2.1.8.1 Geometria del via .....	14
2.1.8.2 Tipi di Via .....	15
2.1.8.3 Identificazione dei Via .....	16
2.1.9 Pin TH.....	17
2.2 Configurazioni circuitali.....	18
2.2.1 Circuiti di inizializzazione o vincoli elettrici.....	18
2.2.2 Misure di frequenza .....	19
2.2.3 Collaudo di tutti gli stadi di uscita di un integrato.....	21
<b>3. Regole di progettazione di tipo meccanico</b>	<b>22</b>
3.1 Fiducial.....	22
3.1.1 Fiducial di allineamento su pannelli di schede.....	24
3.1.2 Area del Fiducial.....	25
3.2 Punti di riconoscimento per il montaggio delle figure .....	26
3.3 Trasportabilità e forma della scheda .....	28
3.4 Dimensioni della scheda.....	30
3.5 Pannelli di schede .....	30
3.6 Schede imbarcate.....	32
<b>4. Regole di progettazione per l'aumento delle prestazioni di collaudo</b>	<b>35</b>
4.1 Fixturing e cablaggi su sistemi Serie 1 e Serie 2 .....	35
4.1.1 Fixturing su pannelli di schede.....	37
4.1.1.1 Caratteristiche meccaniche di centraggio del pannello.....	38
4.1.2 Cablaggi su pannelli di schede .....	39
4.2 Open pin test .....	40

4.2.1	Electro scan .....	40
4.2.2	Junction Scan .....	42
4.3	Boundary Scan .....	43
4.3.1	Uso dispositivi conformi allo standard IEEE-1149.1 .....	43
4.3.2	Collegamento componenti alla catena .....	43
4.3.3	Connettore JTAG .....	43
4.3.4	Trattamento dei pin associati al "Compliance enable" .....	43
4.3.5	Separazione dei livelli di tensione .....	44
4.3.6	Terminazione dei segnali del TAP .....	44
4.3.7	Rigenerazione dei segnali del TAP .....	45
4.3.8	Accorgimenti sul pin di clock .....	45
4.3.9	Accorgimenti sull'alimentazione .....	45
4.3.10	File BSDL (Boundary Scan Description Language) .....	45
4.3.11	Numerazione dei pin dei componenti .....	46
4.3.12	Isolamento singolo componente dalla catena .....	46
4.4	2D Code .....	47
4.5	Multi Probe Unit (per 4080) .....	49
4.5.1	Multi Probe sul lato superiore del sistema .....	50
4.5.1.1	Testina 1- 4 pinout .....	50
4.5.1.2	Design delle pad .....	51
4.5.1.3	Altezza componenti .....	52
4.5.1.4	Area di lavoro .....	52
4.5.1.5	Posizionamento nella UUT .....	53
4.5.1.6	MPU vs altri test point .....	54
4.5.1.7	Posizionamento simultaneo MPU .....	55
4.5.1.8	MPU su pannello di schede .....	55
4.5.2	Multi Probe sul lato inferiore del sistema .....	56
4.5.2.1	Testina 5-8 pinout .....	56
4.5.2.2	Design delle pad .....	57
4.5.2.3	Altezza componenti .....	58
4.5.2.4	Area di lavoro .....	58
4.5.2.5	Posizionamento nella UUT .....	59
4.5.2.6	MPU vs altri test point .....	60
4.5.2.7	Posizionamento simultaneo MPU .....	61
4.5.2.8	MPU su pannello di schede .....	61
4.6	Misurazione dei parametri della luce .....	62
4.6.1	Accessibilità dei pin .....	63
4.6.2	Altezza dei componenti attorno al LED .....	64
4.7	Test Candela del LED con LMT500 .....	65
4.7.1	Area di lavoro .....	65
4.7.2	Pitch tra i LED .....	65
4.7.3	Accessibilità dei LED .....	66
4.8	Interfaccia SDI (4080) .....	68
4.8.1	Progettazione meccanica delle pad .....	69
4.8.2	Collegamenti elettrici .....	70
4.8.3	Collegamenti elettrici sulla scheda .....	71
4.8.4	Vincoli elettrici .....	72
4.9	Componenti programmabili .....	73
4.9.1	Prerequisiti di accessibilità e vincoli .....	74
4.9.2	Componenti OTP .....	74
4.9.3	Programmazione di diversi componenti connessi l'uno all'altro .....	75
4.9.4	Combinazioni di accessibilità .....	76



## Revisioni

Versione	Data	Commenti
4	15.11.16	Revisione generale
5	15.12.16	Aggiunto capitoli: <ul style="list-style-type: none"><li>• <i>Identificazione dei Via</i></li><li>• <i>Junction Scan</i></li><li>• <i>2D Code</i></li></ul> Aggiornato capitoli: <ul style="list-style-type: none"><li>• <i>Pin TH</i></li><li>• <i>Pannelli di schede</i></li><li>• <i>Schede imbarcate</i></li></ul>
6	06.10.17	Aggiunto capitolo: <ul style="list-style-type: none"><li>• <i>Multi Probe Unit (per 4080)</i></li></ul>
8	29.06.20	Aggiunto capitolo: <ul style="list-style-type: none"><li>• <i>Boundary Scan</i></li></ul>
9	28.05.21	Aggiunto capitolo: <ul style="list-style-type: none"><li>• <i>Test Candela del LED con LMT500</i></li></ul>

## Introduzione

Il *Design for Testing* o *Design for Testability* (DFT) di una scheda elettronica consiste in una serie regole progettuali che debbono essere rispettate per:

1. **Garantire la collaudabilità di ogni singolo componente montato** (*In-Circuit Test*);
2. **Semplificare la collaudabilità delle funzioni** (*Functional Test*);
3. **Consentire la programmabilità dei componenti programmabili** (*On-Board Programming*);
4. **Rendere possibile la generazione automatica del programma di test;**
5. **Rendere possibile il trasporto in linea della scheda**

Lo scopo del collaudo di produzione (*Manufacturing Test*) di una scheda elettronica è quello di accertare che non ci siano difetti che possano causare malfunzionamenti dei circuiti o mortalità precoce dei componenti sul campo.

Inoltre, il collaudo ha lo scopo di controllare che il processo produttivo non vada fuori controllo, iniziando a produrre difettosità.

La disponibilità dei necessari testpoint in ogni net del circuito consente il collaudo completo di ogni componente e la generazione automatica del programma di collaudo (ATPG).

In questo modo si ottiene il massimo della copertura guasti e il minimo costo del collaudo.

Il tester a sonde mobili può contattare testpoint di dimensioni molto piccole ma è consigliato di utilizzare, laddove possibile, le dimensioni raccomandate per aumentare la velocità di contattazione, in modo da ridurre il tempo di test.

In sintesi, questo documento raccoglie:

1. le regole di progettazione di tipo elettrico
2. le regole di progettazione di tipo meccanico
3. le regole di progettazione per l'aumento delle prestazioni di collaudo

---

### • Legenda



Requisito preferenziale



Vantaggio economico che permette un risparmio sul costo del collaudo.



Vantaggio in termini di tempo di sviluppo del test program.



Riferimento a documentazione SPEA dove trovare informazioni dettagliate.



Attenzione

- **Abbreviazioni**

➤ FP	Flying Probe Tester
➤ UUT	Unit under test
➤ TPGM	Test program
➤ TH	Through hole
➤ SMD	Surface Mounted Device
➤ OBP	On Board Programming
➤ PCB	Circuito stampato
➤ PCBA	Scheda montata
➤ QC	Controllo Qualità

# 1. Collaudare con tester a sonde mobili

## 1.1 Tipologia processi di fabbricazione per PCBA

Il processo di fabbricazione al quale la scheda da collaudare è soggetta potrà determinare la scelta della strategia di progettazione della scheda stessa. Sarà pertanto fondamentale adottare le regole del Design for Testability considerando il processo di fabbricazione a cui la scheda sarà soggetta.

Elenco processi di fabbricazione:

1. Hi-Volume Manufacturing Test
2. Low-Med Volume Manufacturing Test
3. Prototype Test
4. Quality Control (QC) Process Test
5. SMD Line Set-Up Check
6. Repair Loop
7. Field Repair

## 1.2 Tipi di test per PCBA

I tipi di test che la scheda dovrà subire saranno altresì fondamentali nella strategia di progettazione della scheda stessa.

Elenco dei tipi di test:

1. In-Circuit Test Power Off
2. In-Circuit Test Power On
3. Short circuit test
4. Voltage surge monitor
5. Power supply test
6. Open pin test
7. Node impedance test
8. Node voltage test
9. Insulation test
10. On Board Programming
11. Build-In-Self-Test
12. Boundary Scan
13. Functional test
14. Optical test
15. Laser test
16. Light test
17. Node waveform test



## 2. Regole di progettazione di tipo elettrico

### 2.1 Punti di contatto

Il **punto di contatto** è una superficie contattabile dove può essere posizionato un **Testpoint**.

Un punto di contatto può essere ricavato su una qualsiasi superficie contattabile (VIA, Pad SMD, Pad TH, Test Pad, etc.) che sia dotata delle seguenti caratteristiche:

1. Planarità
2. Conduttività
3. Dimensioni minime
4. Accessibilità
5. Situato sullo stesso livello del PCB (raccomandato)

I testpoint servono a contattare le net della scheda sotto test al fine di collaudare:

1. I componenti connessi
2. L'assenza di difetti (cortocircuiti, piste interrotte, impedenze)
3. Le funzionalità previste

### 2.1.1 Relazione tra le dimensioni minime del test point e la capacità del sistema

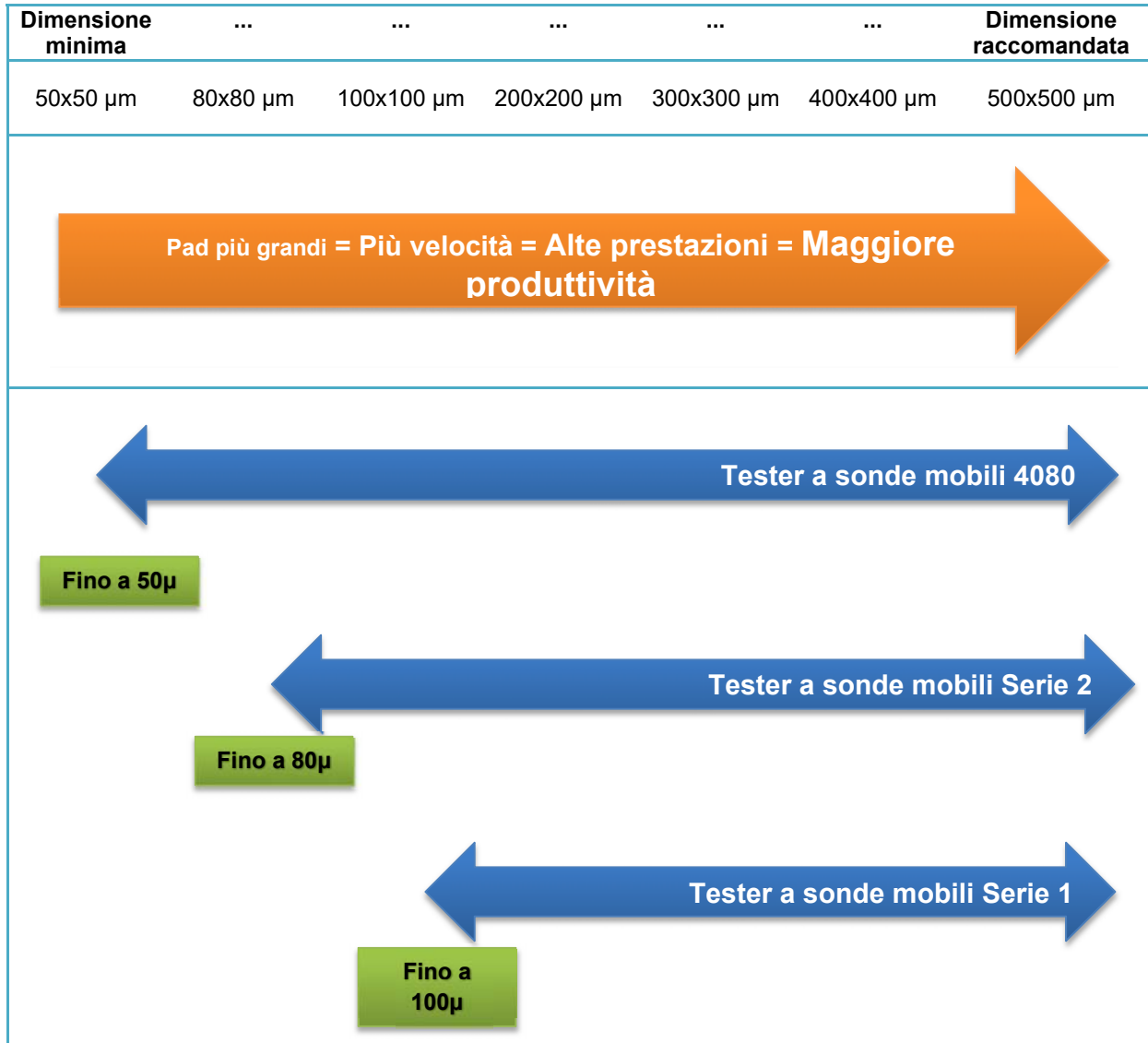


Figura 1 – Relazione tra le dimensioni del punto di contatto, le prestazioni del test e la capacità del sistema

### 2.1.2 Regole di piazzamento dei test point

No.	Tipologia net	Test point minimi per net	Test point raccomandati per net
1	Analog	1	>1
2	Digital	1	>1
3	Not Connected	1	1
4	Power	2	>2
5	Ground	2	>10
6	Power supply	2	>10

Tabella 1 – Quantità test point per tipo di net

### 2.1.3 Distanza dei punti di contatto dai componenti alti

I componenti più alti di 7 mm creano zone d'ombra che possono compromettere l'accessibilità completa dei punti di contatto e delle aree circostanti. Tutte le sonde del tester sono interessate da questo problema.

In questo capitolo vengono suggerite le regole da utilizzare affinché tutte le sonde del tester a sonde mobili abbiano la massima accessibilità ai punti di contatto.

Le regole sono applicabili a tutti i componenti fino a 28 mm di altezza.

Per i componenti con un'altezza compresa tra 28 mm e 55 mm, occorre condurre uno studio specifico esaminando i seguenti aspetti:

- Modello di tester a sonde mobili (4 sonde, 6 sonde, 8 sonde, manuale, in linea, ...);
- Open Pin Electro Scan presente sull'asse;
- Misuratore di luce (sensore colori LED) presente sull'asse.

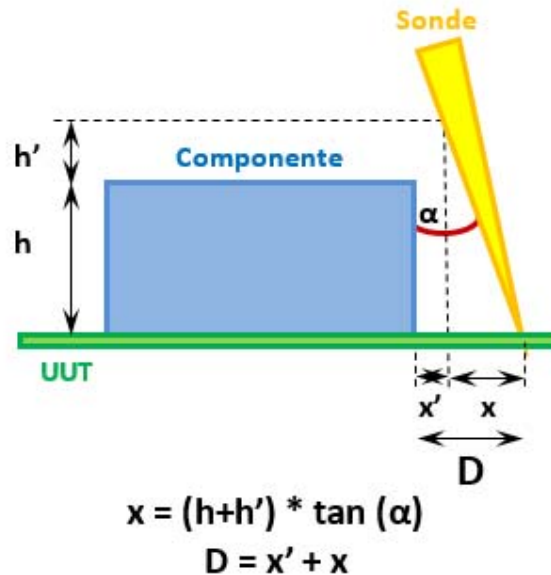


Figura 2 – Calcolo dell'accessibilità massima

Simbolo	Descrizione
<b>h</b>	Altezza nominale del componente (max 28 mm).
<b>h'</b>	margine di 3 mm (da considerare per h > 5,5mm).
<b>α</b>	16° (è considerato l'asse con l'angolo maggiore su 40xx S2). 13° (è considerato l'asse con l'angolo maggiore su 4080).
<b>x</b>	Distanza "margine - centro del punto di contatto" dovuta alla sporgenza del chiodo.
<b>x'</b>	Margine di 2,5 mm.
<b>D</b>	Distanza dal "test point o punto di contatto" (da posizionare oltre la dimensione D).

Tabella 2 – Parametri

### 2.1.4 Priorità dei punti di contatto






Priorità	Tipo	Descrizione	Disegno
1	<b>Test Pad</b>	Punto di contatto del PCB previsto esclusivamente per esigenze di collaudo e non funzionale alla scheda.	
2	<b>Pad</b>	Punto di contatto del circuito stampato previsto per esigenze elettriche della scheda (es. componente non montato, terminazioni di piste...).	
3	<b>Via</b>	Foro passante che mette in connessione i diversi strati del PCB.	
4	<b>Pin TH</b>	Punto di contatto ricavato sulla saldatura di un pin di un componente through hole (montato da un lato ed accessibile ad lato opposto).	
5	<b>Pad di saldatura</b>	Punto di contatto del circuito stampato con saldati sopra componenti SMD o pin di circuiti integrati.	

Tabella 3 – Priorità dei punti di contatto

### 2.1.5 Test Pad

I Test Pad sono i punti di contatto privilegiati del circuito stampato, previsti esclusivamente per esigenze di collaudo e non funzionali alla scheda.

I Test Pad servono a rendere accessibile ogni net del PCB, evitando la contattazione su altri punti di contatto non privilegiati. È quindi raccomandato averne almeno uno per net.







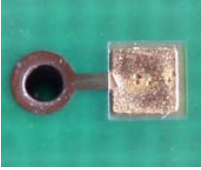





No.	Tipo	Layout	Esempi	Dimensione minima	Dimensione raccomandata	Contacting Capability
1	Rotondo			Ø 70 µm	Ø 500 µm	QUALIFIED
				Ø 70 µm	Ø 500 µm	QUALIFIED
2	Quadrato		 	70 x 70 µm	500 x 500 µm	QUALIFIED ☆
				70 x 70 µm	500 x 500 µm	QUALIFIED
3	Inscritto in una pista		-	70 x 70 µm	500 x 500 µm	QUALIFIED
4	Mezza luna		-	70 x 70 µm	500 x 500 µm	QUALIFIED
5	Triangolo		-	70 x 70 µm	500 x 500 µm	QUALIFIED

Tabella 4 – Test Pad

### 2.1.6 Pad

I pad sono punti di contatto del circuito stampato previsti per esigenze elettriche della scheda, ma che possono essere contattati a scopo di collaudo.



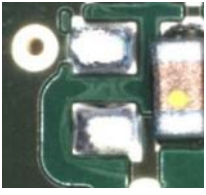
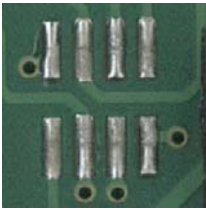
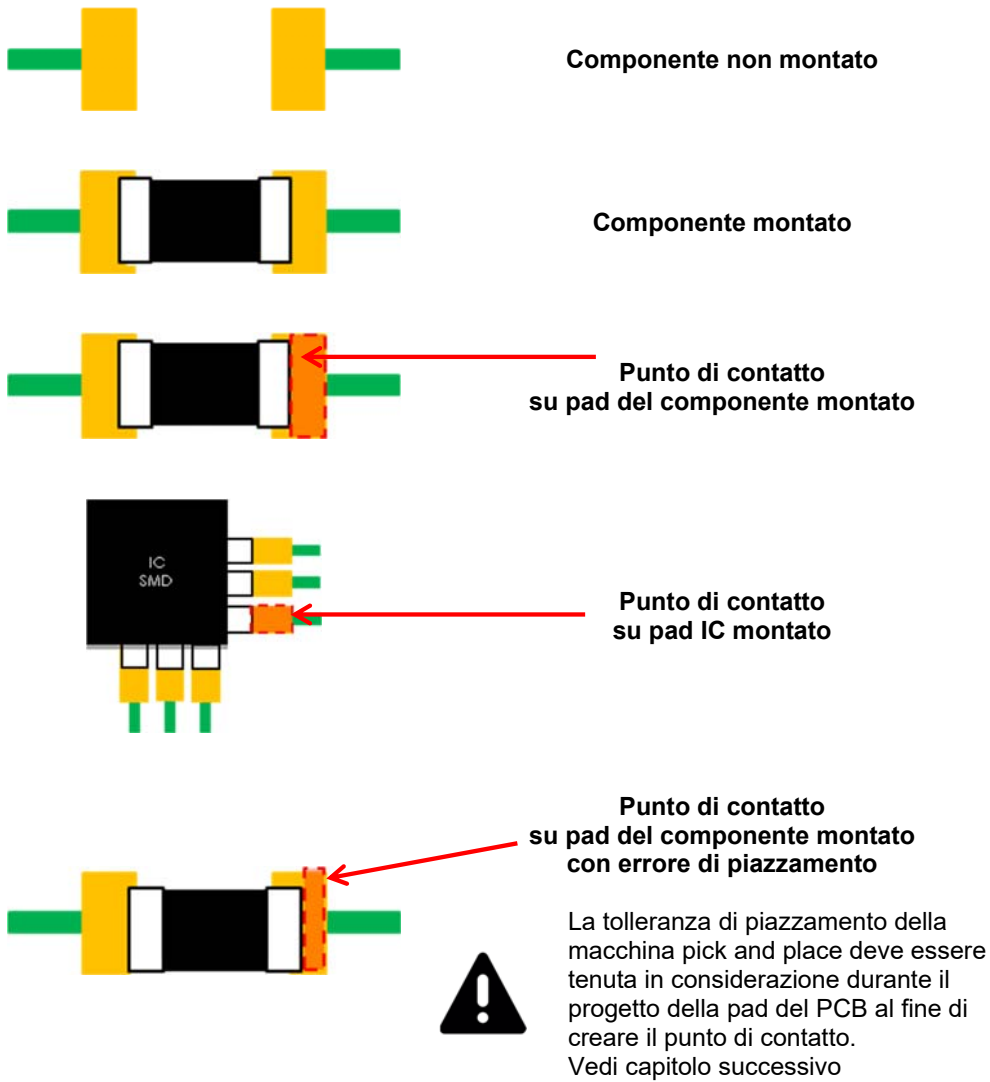
No.	Tipo	Layout	Esempi	Dimensione minima	Dimensione raccomandata	Contacting Capability
1	Componenti SMD		  	70 x 70 µm	500 x 500 µm	QUALIFIED

Tabella 5 – Pad

### 2.1.7 Pad di saldatura

La pad di saldatura è l'intera superficie della piazzola che ospita il pin del componente SMD da saldare.

La superficie rimanente dopo la saldatura del pin del componente SMD può essere utilizzata come punto di contatto:

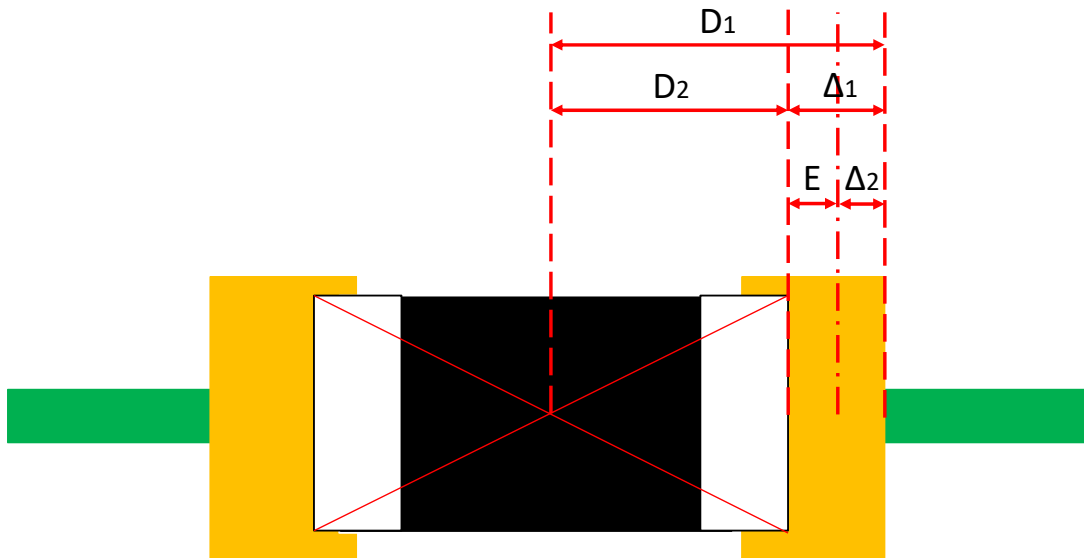


### 2.1.7.1 Errore di piazzamento dei componenti

L'errore di piazzamento è la tolleranza che la macchina pick & place ha nel montaggio del componente.

Durante il progetto della scheda è bene considerare che:

- Tale tolleranza riduce il punto di contatto secondo la formula indicata in figura.
- Il progettista dovrà considerare tale tolleranza durante il progetto della scheda.
- La tolleranza di montaggio è indicata nel datasheet della macchina utilizzata per la produzione delle schede.



$\Delta_1 = D_1 - D_2$  Grandezza della pad senza errore di piazzamento

$\Delta_2 = D_1 - D_2 - E$  Grandezza della pad con errore di piazzamento

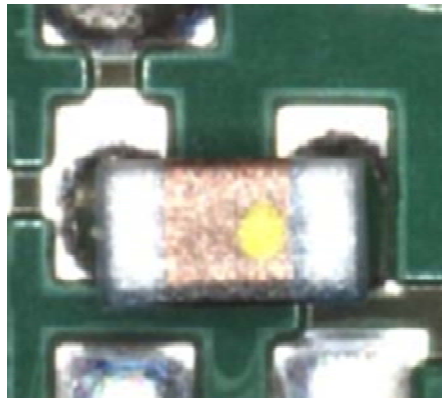


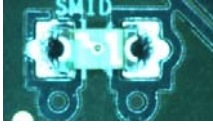

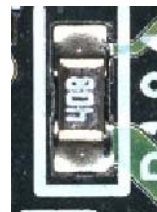
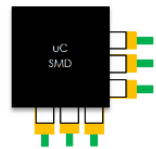
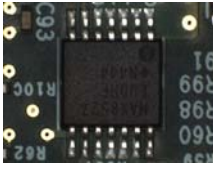





Figura 3 – Esempio di errore di piazzamento che riduce il punto di contatto



2.1.7.2 Tipi di pad di saldatura

No.	Tipo	Layout	Esempi	Dimensione minima*	Dimensione raccomandata	Contacting Capability
1	SMD Device pin			70 x 70 µm	500 x 500 µm	QUALIFIED
				70 x 70 µm	500 x 500 µm	QUALIFIED
				70 x 70 µm	500 x 500 µm	QUALIFIED ☆
2	SMD IC pin			70 x 70 µm	500 x 500 µm	QUALIFIED
				70 x 70 µm	500 x 500 µm	QUALIFIED
				70 x 70 µm	500 x 500 µm	QUALIFIED ☆
				70 x 70 µm	500 x 500 µm	QUALIFIED

\* La pad minima deve prevedere un eventuale errore di piazzamento. Vedi capitolo dedicato.

Tabella 6 – Pad di saldatura

### 2.1.8 Via

Il Via è un foro passante che mette in connessione i diversi strati del PCB.

Per rendere un Via contattabile, è importante che esso non sia coperto da materiale isolante e che rispetchi le caratteristiche meccaniche riportate sotto.

#### 2.1.8.1 Geometria del via

La geometria del via dovrà essere progettata in funzione del numero di via contattabili e disponibili per ogni net della scheda.

Nella tabella seguente è indicata l'area di contatto che sarà necessario progettare per rendere contattabili i via:

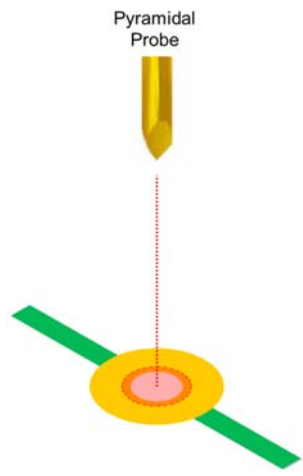
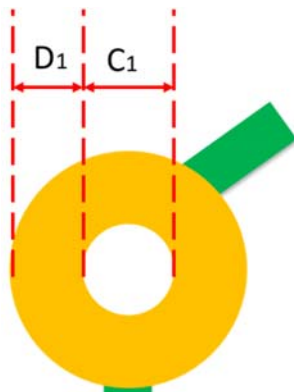
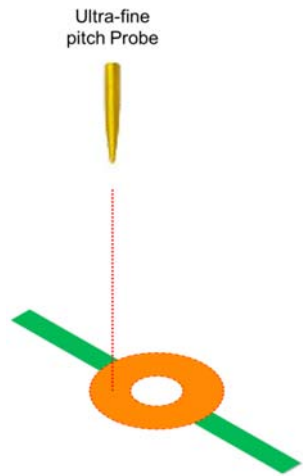

No.	Accessibilità scheda usando solo i via	Area di contatto sul via	Geometria	Dimensioni
1	Sì			$C1 = 100\div 400 \mu\text{m}$ $D1 > 100\mu\text{m}$
2	NO			$D1 > 150\mu\text{m}$

Tabella 7 – Aree di contatto sul via

2.1.8.2 Tipi di Via


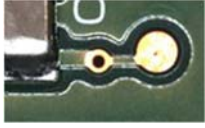




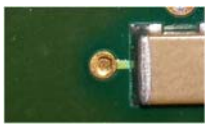



No.	Tipo	Layout	Esempi	Contacting Capability
1	Passante rotondo			QUALIFIED
2	Passante quadrato o rettangolare		-	QUALIFIED
3	Passante seguito da una pad			QUALIFIED
4	Cieco rotondo			QUALIFIED
5	Cieco quadrato / rettangolare		-	QUALIFIED ☆
6	Verniciato			NOT QUALIFIED

Tabella 8 – Via

### 2.1.8.3 Identificazione dei Via

I via possono differire per le seguenti caratteristiche:

- A. **Differenti Geometrie**
- B. **Coperto da solder mask**
- C. **Coperto o non coperto da componenti**
- D. **Montaggio su layer**

In funzione dei casi presenti sulla scheda da progettare, i via dovranno essere identificati con un part number diverso per ogni caso in modo da poter essere utilizzati in maniera semplice ed efficace durante lo sviluppo del programma di collaudo.

- **Casi**

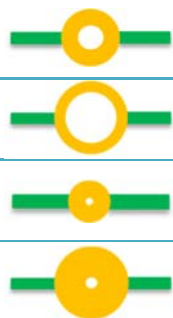
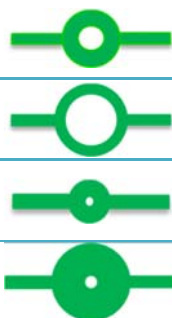
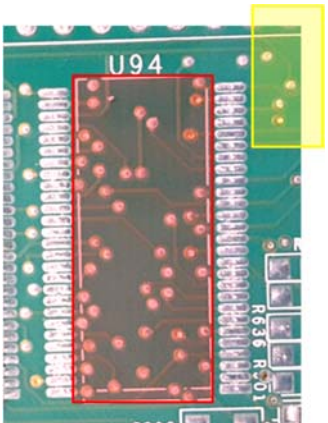
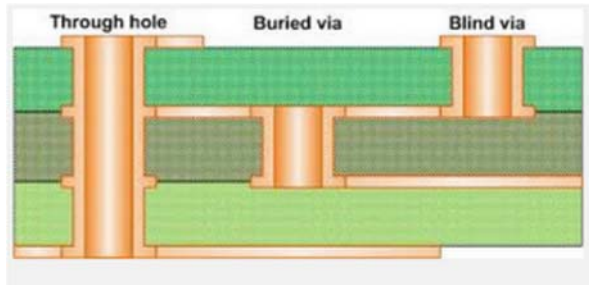
Caso A	Caso B
<b>Differenti Geometrie</b>	<b>Coperto da solder mask</b>
	
Caso C	Caso D
<b>Coperto o non coperto da componenti</b>	<b>Montaggio su layer</b>
	

Tabella 9 – Identificazione geometrie dei via tramite part number

### 2.1.9 Pin TH

Un pin Through Hole (TH) è un pin di un componente tipicamente assiale a montaggio verticale, montato su un lato e accessibile dall'altro.

I componenti TH hanno passo tipico di 2.54 mm.

Nella tabella seguente è indicata l'area di contatto che sarà necessario progettare per rendere contattabili i Pin TH:


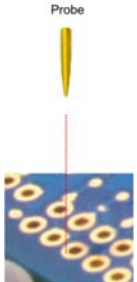
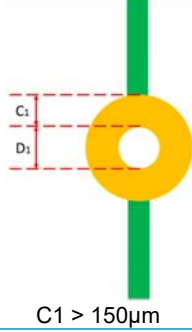

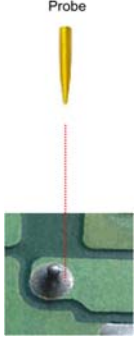



No.	Tipo	Esempio	Punto di contatto sul pin TH	Geometria	Contacting Capability
1	Componente non montato			 C1 > 150µm	QUALIFIED
2	Componente montato			-	QUALIFIED
			 Saldatura Grassa	-	NOT QUALIFIED
3	Componente non montato con foro stagnato			-	QUALIFIED ☆

Tabella 10 – Punti di contatto sul pin TH

## 2.2 Configurazioni circuitali

Una scheda elettronica può contenere funzionalità circuitali particolari che possono influire sulla copertura del programma di test realizzato su FP.

I suggerimenti nei capitoli seguenti indicano la strada ideale per rendere la scheda idonea non solo ad un test In-Circuit classico, ma anche a collaudi di diverso genere quali funzionali, programmazione componenti, test alimentati, etc.

### 2.2.1 Circuiti di inizializzazione o vincoli elettrici

Alcuni segnali della scheda sotto test potrebbero dover assumere un determinato stato durante un determinato tipo di collaudo elettrico.

Questo stato può essere determinante per il loro funzionamento e può dover essere configurato genericamente prima di iniziare il collaudo (In-Circuit, funzionale, programmazione, etc...).

Di seguito alcuni esempi tipici di circuiti di inizializzazione o vincoli elettrici:

- 1) Circuiti di reset
- 2) Vincoli tra le masse o alimentazioni
- 3) Vincoli attivi alti
- 4) Vincoli attivi bassi

Prevedere l'accessibilità dei vincoli tramite i seguenti punti di contatto:

- 1) Test Pad
- 2) Pad
- 3) Pad di Saldatura
- 4) Via
- 5) Connettori



Evitare di avere un segnale di vincolo utile al test solamente tra due componenti con tecnologia BGA.

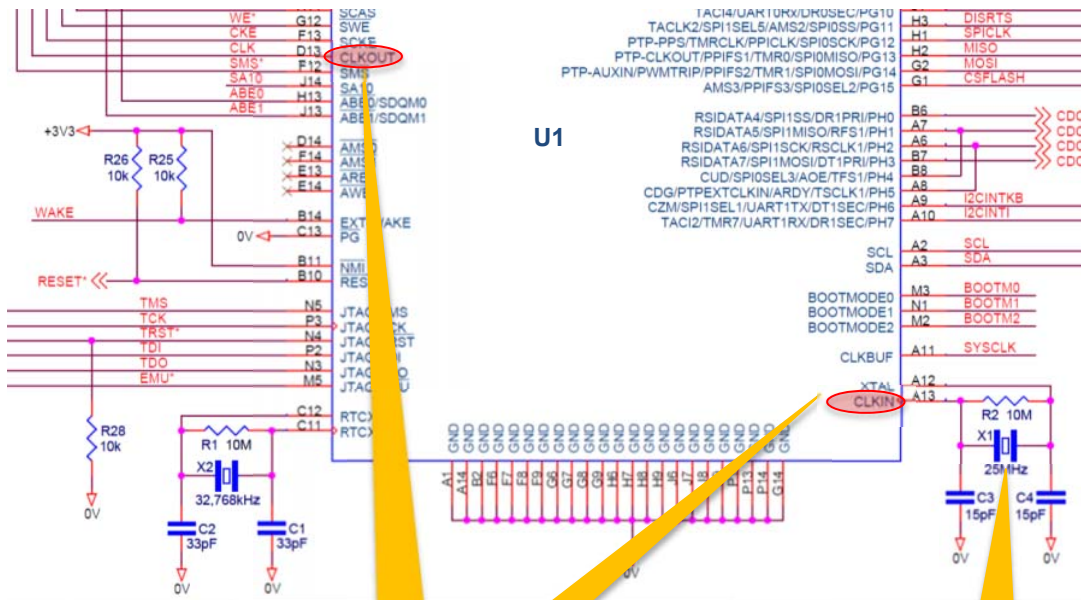
In questo caso, tale segnale non potrà mai essere contattato.

### 2.2.2 Misure di frequenza

Il FP è in grado di effettuare misure di frequenza tramite le sonde grazie all'elettronica montata a bordo degli assi stessi.

La misura può essere di due tipi:

- **Misura diretta:** è la misura effettuata all'uscita del componente che genera la frequenza stessa. È possibile utilizzarla qualora si vogliano misurare segnali che non sono influenzabili da alcuna applicazione di sonde di misura (es.: oscillatori alimentati).
- **Misura indiretta:** è la misura effettuata a valle del componente che genera la frequenza, ovvero su un altro componente. Qualora si vogliano misurare quarzi, progettare la scheda al fine di avere un circuito a valle dove si possa applicare questa modalità di misura.
- **Esempio**



**Misura indiretta di un Oscillatore non alimentato**

La misura indiretta è quando la frequenza da campionare viene prelevata a valle del componente da misurare. **In questo esempio è la misura di X1 a valle di U1**

In caso di oscillatori non alimentati è necessario rendere disponibile il segnale da misurare a valle di un componente come in questo esempio. **Input=CLKIN e Output=CLKOUT**

**Oscillatore non alimentato**

È un componente tipicamente isolato dal resto del circuito per non alterare la sua capacità interna, fondamentale per oscillare ai valori nominali dichiarati.

Se toccato da un oggetto esterno (es.: sonda) la sua capacità può variare alterando o smorzando il clock di funzionamento.

Figura 4 – Esempio di misura indiretta per un oscillatore non alimentato

**Alimentazione della Scheda**

In questo caso è preferibile scegliere di alimentare la parte di circuito che genera il segnale da misurare. Se non fosse possibile, bisognerà alimentare tutta la scheda per poter misurare la frequenza in uscita da U12A.

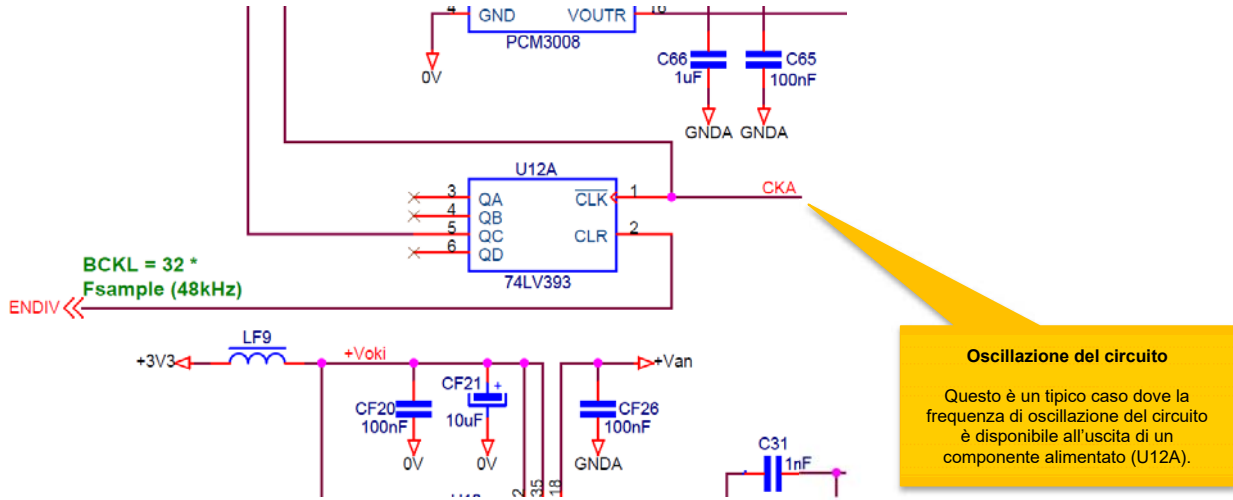


Figura 5 – Esempio di misura indiretta dell'oscillazione di un circuito

- € Prevedere un pin all'uscita di un componente dove poter misurare il clock della scheda permette di aumentare la copertura del collaudo su FP risparmiando sull'attrezzaggio di un eventuale collaudo funzionale.
- € Progettare dallo stesso lato i punti necessari per misurare un'oscillazione (Alimentazione, Gnd e Output), permette una facile e veloce implementazione del test in un programma per FP.

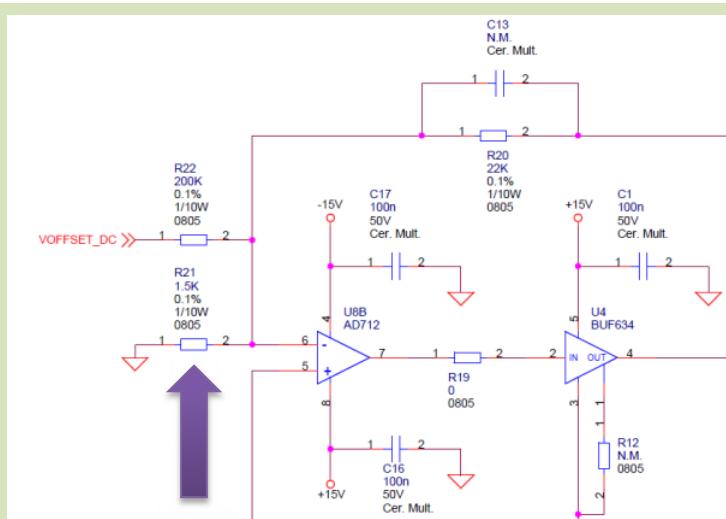




### 2.2.3 Collaudo di tutti gli stadi di uscita di un integrato

Un circuito integrato, come ad esempio un operazione o una porta logica, non potrà essere collaudato in tutte le sue funzioni se possiede dei pin vincolati a stati logici della scheda (es.: VCC o GND). Tali pin non potranno essere sbilanciati durante il test perché vincolati.

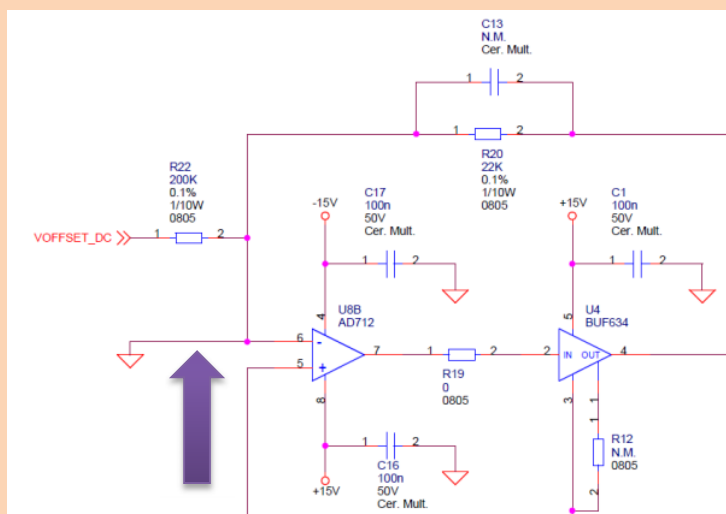
In figura sono rappresentati due modi di progettare i vincoli che possono aumentare la copertura del collaudo del componente sotto test.



## Configurazione raccomandata

**Pin 6 del componente U8B connesso a GND tramite pull-down**

In questa condizione sarà possibile sbilanciare sia il pin 5 che il pin 6 durante il test al fine **verificare sia la condizione di saturazione positiva che negativa.**



## Configurazione non raccomandata

**Pin 6 del componente U8B vincolato direttamente a GND**

In questa condizione non sarà possibile sbilanciare il pin 6 durante il test alimentato, pertanto, il componente sarà **testato parzialmente.**

Figura 6 - Esempio di progettazione di un segnale vincolato verso GND



Progettare le resistenze di pull-up o pull-down, aumenta il numero di prove che potrà subire il componente, aumentandone di conseguenza la copertura e la verifica di longevità.

### 3. Regole di progettazione di tipo meccanico

#### 3.1 Fiducial

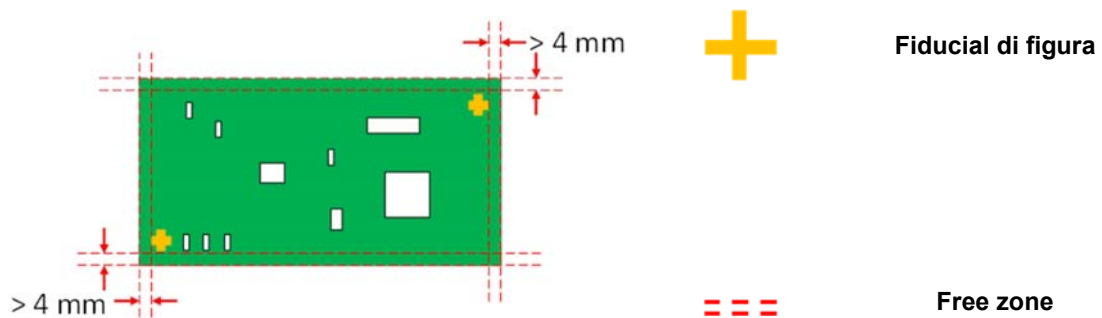
I Fiducial sono elementi appositamente progettati per far riconoscere l'orientamento della scheda dalla macchina di montaggio o di collaudo.

- **Caratteristiche**







No.	Caratteristica	Requisito
1	Da includere nel file CAD	RACCOMANDATO
2	Non coperto da stagno	RACCOMANDATO
3	Non coperto da solder mask	RACCOMANDATO
4	Area vicina libera da piste o serigrafie	MINIMO
5	Area vicina libera da componenti simili	MINIMO
6	Posizionati asimmetricamente agli angoli della scheda	MINIMO
7	Posizionati sia sul top sia sul bottom della scheda e in posti diversi	RACCOMANDATO
8	Posizionati il più esternamente possibile	MINIMO
9	Colorazione ad alto contrasto rispetto al PCB	MINIMO

Tabella 11 – Caratteristiche dei fiducial

- **Posizione su scheda**



- Geometria

No.	Forma	Dimensione minima	Dimensione raccomandata	Catching Capability
1		500x500 µm	800x800 µm	QUALIFIED
2		500x500 µm	800x800 µm	QUALIFIED
3		500x500 µm	800x800 µm	QUALIFIED ☆
4		500x500 µm	800x800 µm	QUALIFIED
5		500x500 µm	800x800 µm	QUALIFIED
6		500x500 µm	800x800 µm	QUALIFIED



Un fiducial progettato secondo i criteri di questo capitolo, aumenta la sua ripetibilità sulle schede di produzione a vantaggio di un minor tempo di collaudo. Tutto questo si traduce in una maggiore produttività globale.

### 3.1.1 Fiducial di allineamento su pannelli di schede

I Fiducial sono elementi appositamente progettati per far riconoscere l'orientamento del pannello dalla macchina di montaggio o di collaudo.

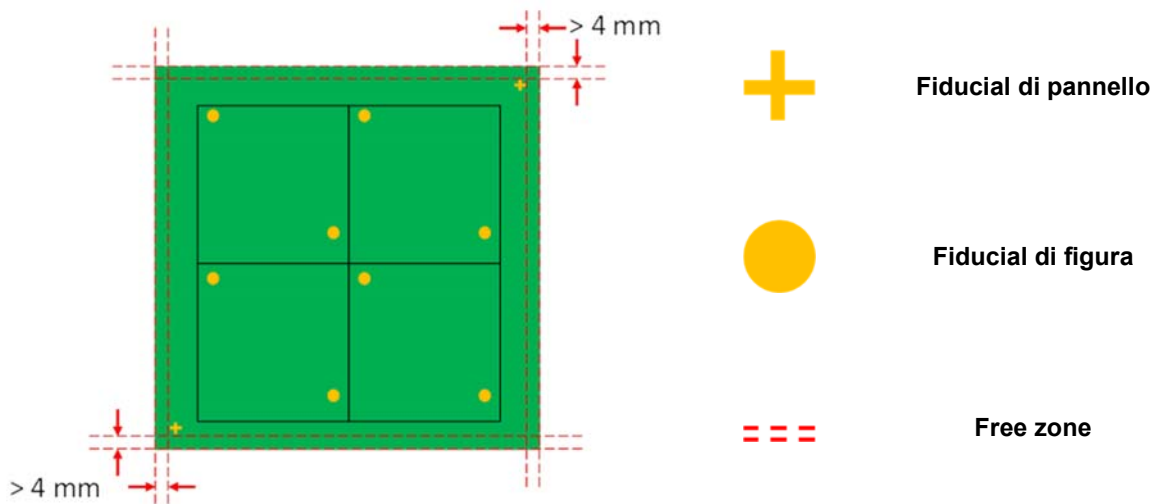
I fiducial di pannello possono essere utilizzabili quando non c'è esigenza specifica di usare quelli della singola figura.

Se utilizzati al posto dei fiducial di figura, il processo di allineamento impiegherà minor tempo, a favore delle prestazioni del programma di collaudo.

- **Caratteristiche**

Fare riferimento al capitolo Fiducial.

- **Posizione su pannello**

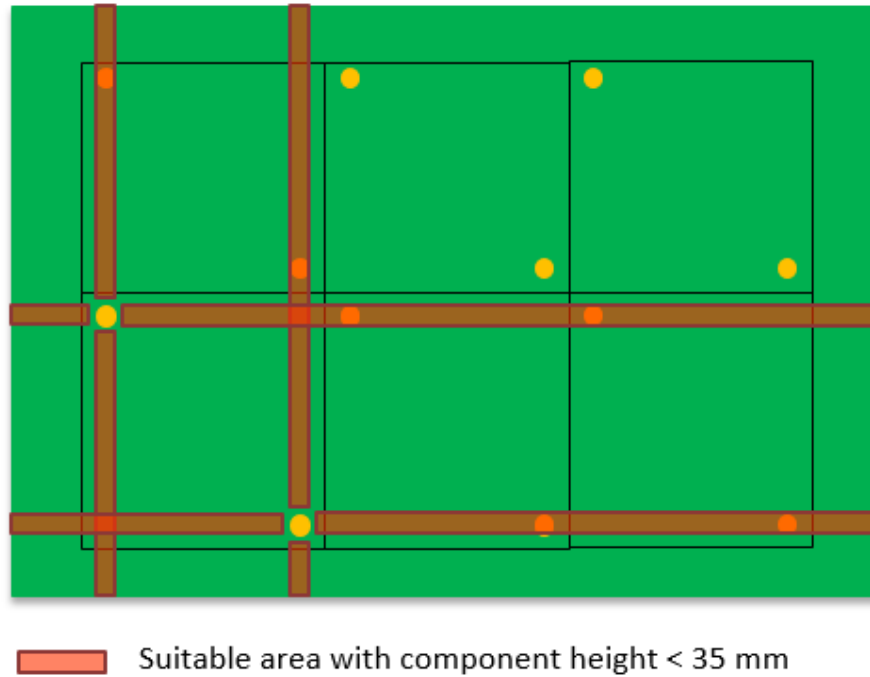


- **Geometria**

Fare riferimento al capitolo Fiducial.

### 3.1.2 Area del Fiducial

Affinché un Fiducial sia accessibile alla fotocamera in qualunque direzione di inserimento nell'area di test, è consigliabile rispettare le aree senza componenti con altezza  $\geq 35\text{mm}$  come mostrato in figura.



*Figura 7 – Area libera per Fiducial*

### 3.2 Punti di riconoscimento per il montaggio delle figure

Il FP usa dei punti di riconoscimento per determinare se una figura del pannello è montata e di conseguenza da testare.

Questi punti sono di due tipi:

- 1) **Punto di riconoscimento montaggio pannello (All Board Mark)**  
 Utilizzato per determinare se una o più figure del pannello non sono montate.
- 2) **Punto di riconoscimento montaggio figura (Single Board Mark)**  
 Utilizzato per determinare se una figura non è montata.

- **Modello di utilizzo del sistema FP**

	Stato	Riconoscimento	Significato	Step successivo
<b>All board mark (A)</b>	Coperto	FAIL	1 o più figure non sono montate	Controllo Single Board Mark
	Scoperto	PASS	Tutte le figure del pannello sono montate	Esecuzione TPGM di tutte le figure
<b>Single board mark (B)</b>	Coperto	FAIL	La figura non è montata	Il TPGM non viene eseguito
	Scoperto	PASS	La figura è montata	Esecuzione TPGM di figura

Tabella 12 – Riconoscimento presenza figure in base al fiducial usato

- **Posizione**

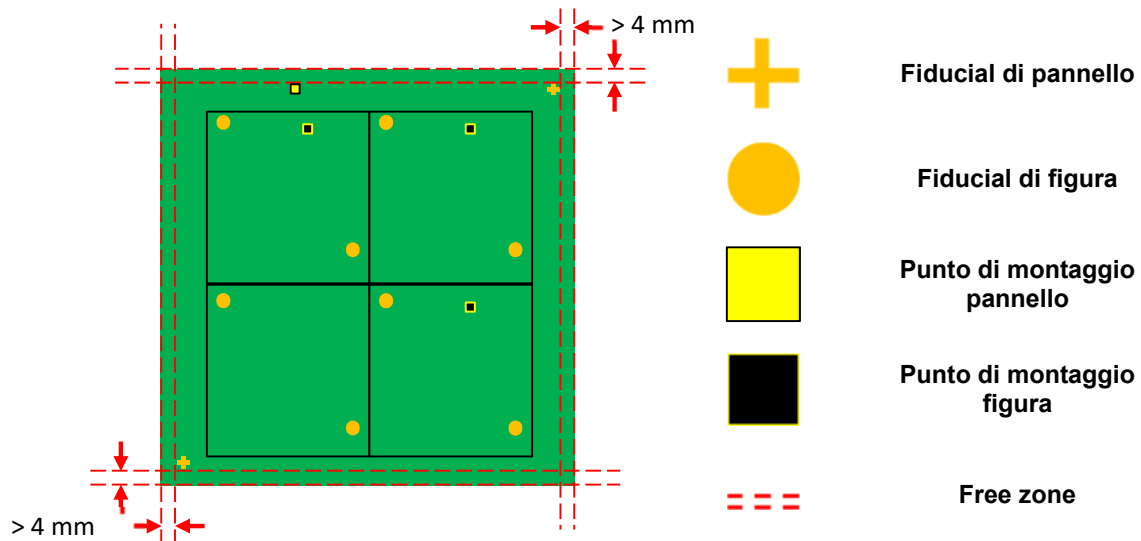


Figura 8 – Esempi di fiducial di riconoscimento su un pannello di schede

- **Geometria**

Fare riferimento al capitolo Fiducial.



Progettare i punti di riconoscimento montaggio figure, facilita le operazioni di debug a vantaggio del minor tempo speso per la realizzazione del TPGM.

### 3.3 Trasportabilità e forma della scheda

La forma della scheda determina il lato di trasporto della scheda stessa nella macchina di collaudo.

Per schede con forme geometriche atipiche è bene prevedere degli accorgimenti per semplificare la trasportabilità sulla macchina di test.

- **Caratteristiche**

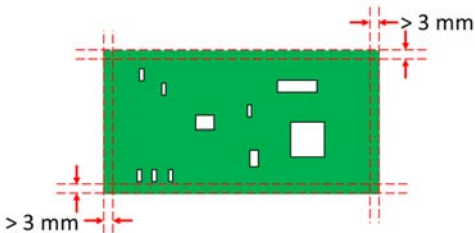
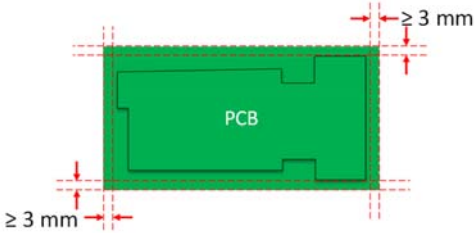
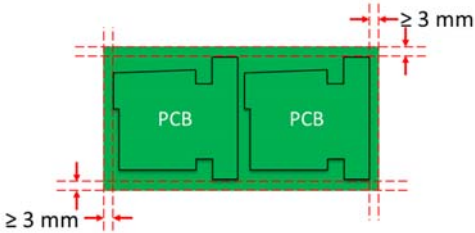
Tipologia scheda	Layout	Freezone minima	Freezone raccomandata
Forma regolare		> 3 mm	5 mm
Forma irregolare		≥ 3 mm	5 mm
Pannello di schede		≥ 3 mm	5 mm

Tabella 13 – Trasportabilità e forma della scheda

- **Trasporto di schede non trasportabili**

In ogni caso è possibile assicurare la trasportabilità per schede non dimensionate secondo le raccomandazioni di questo capitolo con conseguenti costi di attrezzaggio aggiuntivi. Di seguito un esempio di telaio di trasporto:



Figura 9 – Esempio di un telaio di trasporto



- **Trasporto di schede con PCB level irregolare**

Il *Level 0* del PCB corrisponde alla superficie di contatto delle sonde del sistema di collaudo. Qualora la scheda abbia un PCB level irregolare nelle zone di serraggio nell'area di test, sarà comunque possibile collaudarla con opportuni accorgimenti a livello di programma di test. Ciononostante, ove possibile, prevedere il riempimento di  $\Delta 1$  per diminuire i tempi di sviluppo del programma.

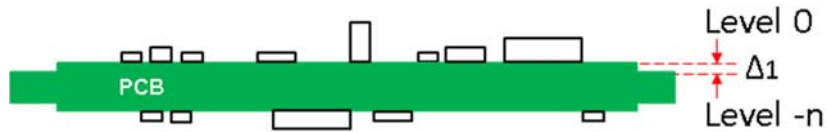


Figura 10 – Vista laterale di scheda con PCB level irregolare

### 3.4 Dimensioni della scheda

La collaudabilità della scheda sui sistemi a sonde mobili si basa sulle seguenti caratteristiche:

- **Operating Test Area**  
È l'area di lavoro nella quale lavorano i tool del FP installati sugli assi.
- **Board Clamp Area**  
È l'area riservata al serraggio della scheda nell'area di test.

Per conoscere tali dimensioni, fare riferimento al datasheet del sistema di collaudo utilizzato.

### 3.5 Pannelli di schede

I pannelli di schede sono composti da più figure e sono il modo migliore per ottimizzare i tempi di montaggio e di collaudo. Il FP è in grado di gestire il collaudo su figure singole quanto su pannelli di schede. Nella tabella sottostante sono riportati i dati principali:

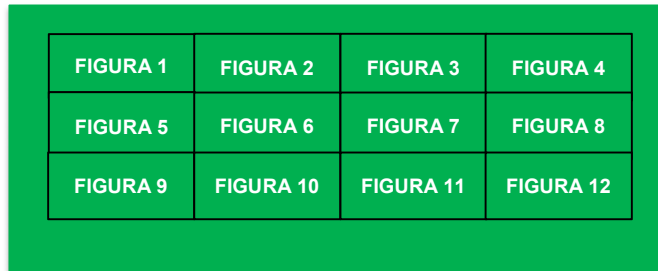


Figura 11 – Esempio di pannello di schede.

Caratteristica	Evidenza
Numero massimo di figure per pannello gestite	256
Gestione rotazione tra le figure	Sì
Gestione rotazione top/bottom tra le figure	Sì
Angoli di rotazione gestiti tra le figure (1)	0-360°
Fiducial di figura	Necessario
Fiducial di pannello	Opzionale
Punti di riconoscimento per il montaggio delle figure	Opzionale

(1) Si raccomanda di mantenere la stessa rotazione tra le figure del pannello.

Tabella 14 –Caratteristiche gestione pannello di schede



Un pannello di schede permette di risparmiare sul tempo di attrezzaggio rispetto ad una UUT singola. Di conseguenza, si aumenta la produttività oraria.

- **Part Number diversi su pannello di schede**

Per ottimizzare i tempi di collaudo, è possibile prevedere schede diverse (quindi con differenti Part Number) su un unico pannello.

Di fatto, le schede nel seguente esempio saranno collaudate tramite tre test program diversi eseguiti in sequenza.

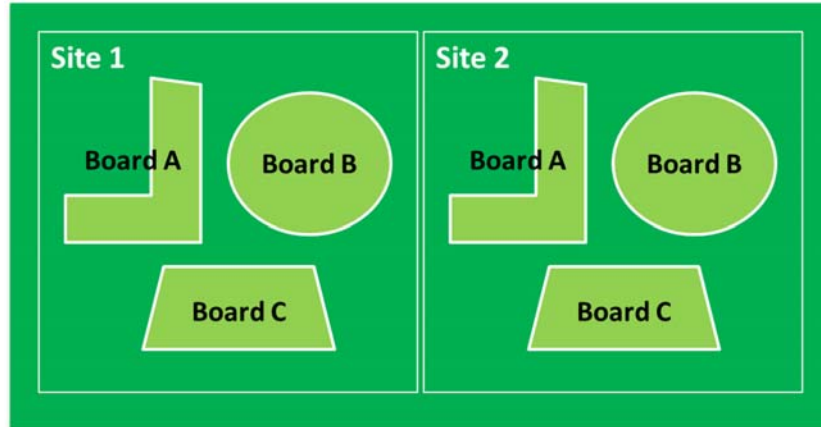


Figura 12 – Pannello di due schede con Part Number diversi



Un pannello di schede permette di risparmiare sul tempo di attrezzaggio rispetto ad una UUT singola. Di conseguenza, si aumenta la produttività oraria.

### 3.6 Schede imbarcate

Durante il progetto della scheda o del pannello, è bene tenere in considerazione l'imbarcamento della scheda che, se accentuato, varierà imprevedibilmente il punto di contatto secondo lo schema seguente:

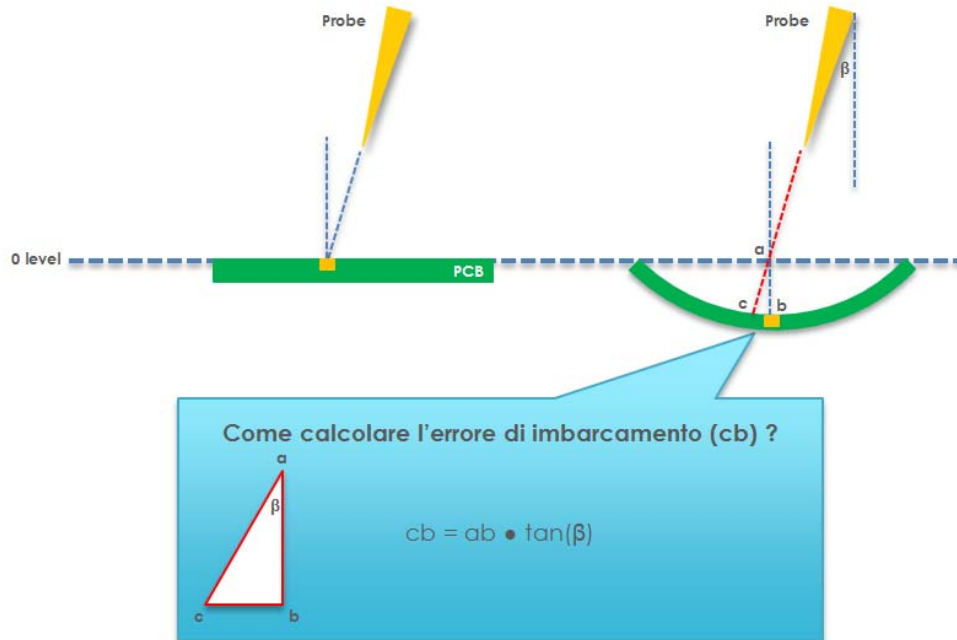


Figura 13 – Calcolo dell'errore di imbarcamento

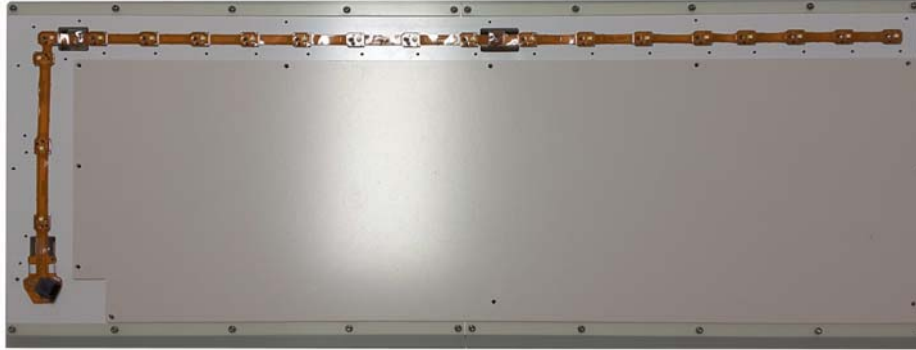
- **Riduzione dell'imbarcamento**

La seguente tabella riporta alcuni esempi di come è possibile limitare l'imbarcamento del pannello agendo su alcuni aspetti di progettazione :

No.	Rischio imbarcamento	Riduzione imbarcamento
1	<ul style="list-style-type: none"> <li>• Ridotta superficie dei testimoni.</li> </ul>	<ul style="list-style-type: none"> <li>• Maggiore superficie dei testimoni.</li> </ul>
2	<ul style="list-style-type: none"> <li>• Ridotta superficie dei testimoni.</li> </ul>	<ul style="list-style-type: none"> <li>• Maggiore superficie dei testimoni.</li> </ul>
3	<ul style="list-style-type: none"> <li>• Ridotta superficie dei testimoni.</li> <li>• Ridotta superficie di dissipazione calore per il processo di saldatura.</li> </ul>	<ul style="list-style-type: none"> <li>• Maggiore superficie dei testimoni.</li> <li>• Maggiore superficie di dissipazione del calore per il processo di saldatura.</li> </ul>

- **Telaio di sostegno per schede flessibili**

In casi di schede particolarmente sottili e/o flessibili, l'imbarcamento potrà essere compensato tramite opportuni telai di sostegno che andranno a ricadere sul costo dell'applicazione di collaudo.



*Figura 14 – Telaio di trasporto per schede flessibili*



Progettando la scheda per ridurre l'imbarcamento si riducono costi di attrezzaggio per aumentarne la rigidità.

## 4. Regole di progettazione per l'aumento delle prestazioni di collaudo

### 4.1 Fixturing e cablaggi su sistemi Serie 1 e Serie 2

L'utilizzo di risorse esterne per aumentare le performance del collaudo può essere previsto durante il progetto della scheda. I punti di contatto che dovranno essere contattati da tali risorse, potranno essere progettati ad-hoc in funzione del sistema di collaudo da utilizzare. Nella figura sottostante sono rappresentate alcune soluzioni tipiche adottate nell'utilizzo di risorse esterne.

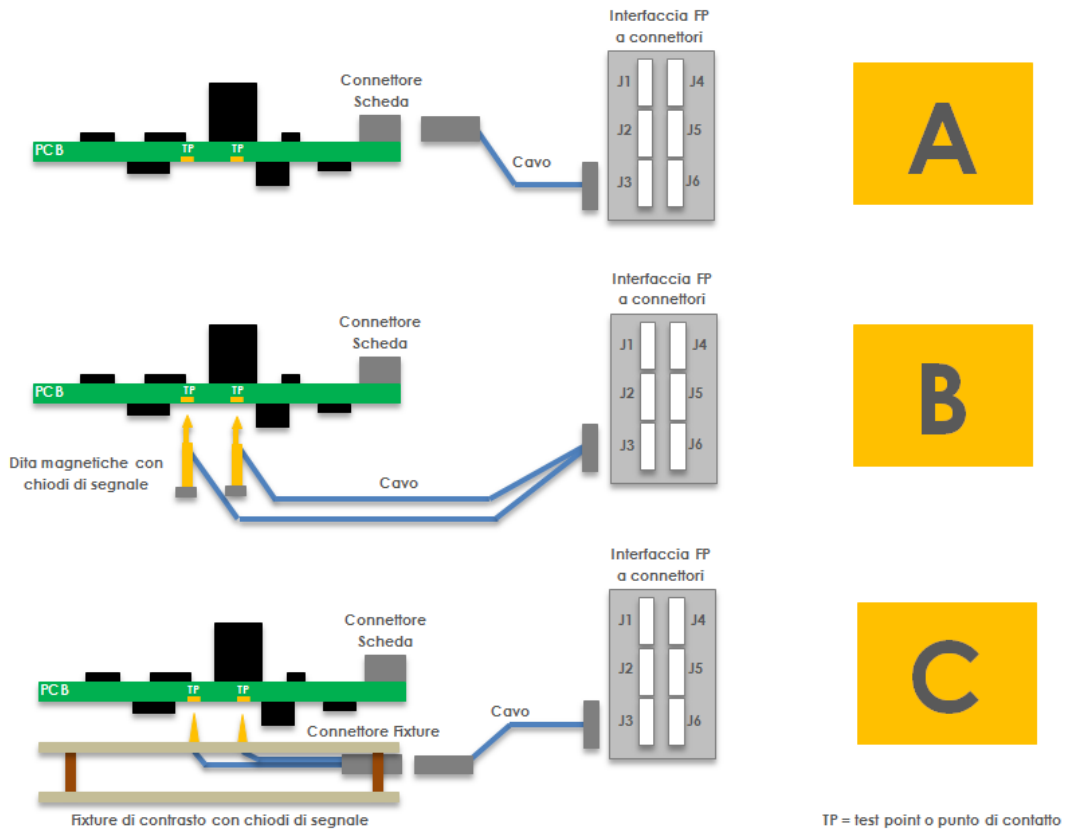


Figura 15 –Tipiche soluzioni per utilizzo di risorse esterne

- Caratteristiche della scheda in funzione della soluzione di collaudo**

Caratteristica	Soluzione A	Soluzione B	Soluzione C
	Cablaggio	Dita dal basso	Fixture
Applicabilità su sistemi In-Line	Si (1)	-	Si
Applicabilità su sistemi Manuali	Si	Si	Si
Applicabilità su schede singole	Si	Si	Si
Applicabilità su pannelli di schede	Si (2)	Si (2)	Si
Diametro minimo del punto di contatto	-	1.5mm	0.8mm
Distribuzione dei contatti	-	Uniforme	Uniforme
Interasse minimo ideale tra i punti di contatto	-	24mm	2.54mm (100mils)
Interasse minimo tra i punti di contatto	-	24mm	1.27mm (50mils)
Fori di centraggio UUT necessari	-	-	2
Diametro minimo dei fori di centraggio	-	-	3mm
Costi di attrezzaggio	Bassi	Medi	Alti
Tempi di attrezzaggio su sistema	Ogni collaudo	Una volta ad inizio produzione	Una volta ad inizio produzione

- (1) Solo con RSL (Removable Shuttle Loader)  
(2) Da verificare in funzione del tipo di test da applicare alla UUT.

*Tabella 15 –Caratteristiche della scheda in funzione della soluzione di collaudo*



#### 4.1.1 Fixturing su pannelli di schede

Una fixture è un tool per aumentare le performance del collaudo su sistemi a 4 sonde.

- Parti della fixture

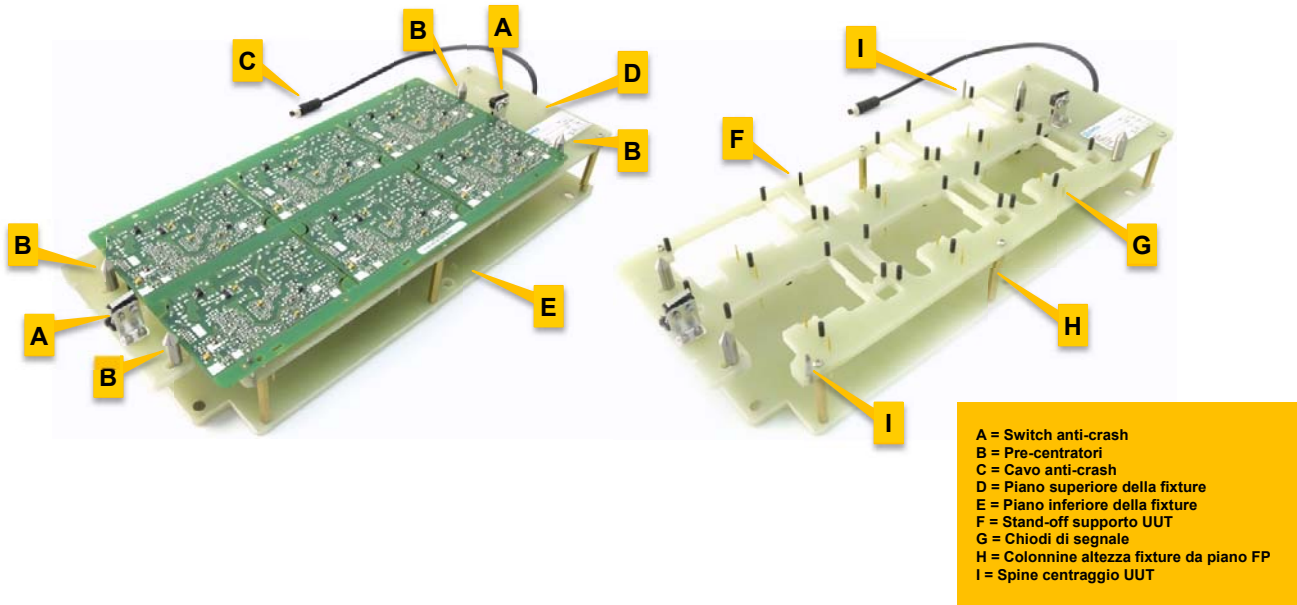


Figura 16 – Esempio di fixture per sistema In-Line per pannello a 6 figure.

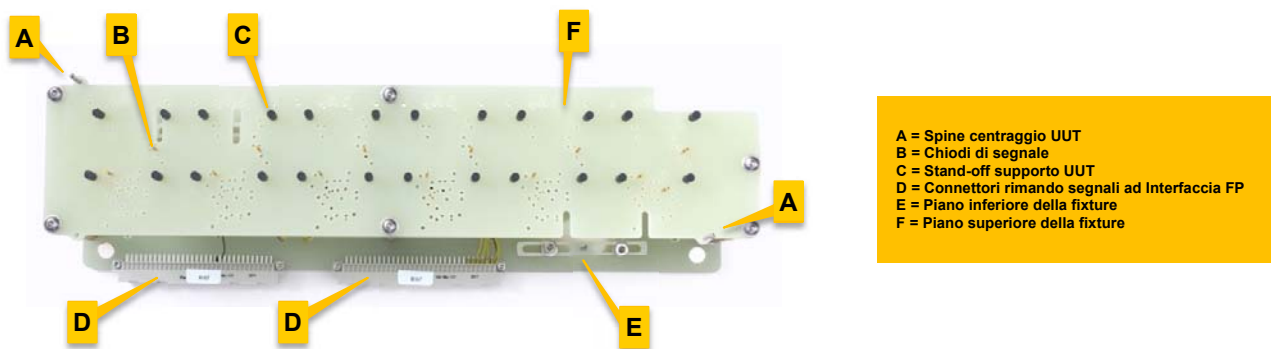


Figura 17 – Esempio di fixture per sistema Manuale per pannello a 6 figure.

#### 4.1.1.1 Caratteristiche meccaniche di centraggio del pannello

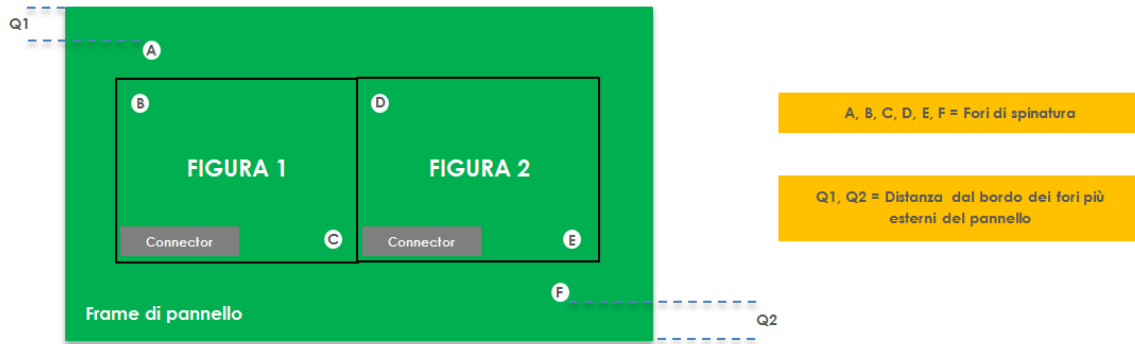


Figura 18 – Esempio di scheda in pannello di 2 figure da collaudare tramite fixture

Caratteristica	Modello sistema di collaudo			
	Shuttle Loader	Manual	In-Line	Back Panel
Diametro min A, B, C, D, E, F	2mm	2mm	3mm	3mm
Quota min Q1, Q2 se A/F sono usati per centraggio pannello su fixture	1mm	1mm	7.5mm	7.5mm
Distribuzione punti dal basso	uniforme			

- (1) Evitare di concentrare test point in una zona specifica della UUT per evitarne la flessione dovuta alla spinta dei chiodi dal basso.

Tabella 16 – Caratteristiche meccaniche di centraggio del pannello



Progettando adeguatamente i riferimenti meccanici della UUT, si risparmieranno ore di lavoro per lo studio di attrezzaggi particolari dovuti al non rispetto delle quote indicate in tabella.

#### 4.1.2 Cablaggi su pannelli di schede

Un cablaggio è un tool per aumentare le performance del collaudo su sistemi a sonde mobili.

Dovendo realizzare un attrezzaggio come rappresentato in figura, si consiglia di posizionare i connettori di test secondo uno dei seguenti criteri:

- 1) Dal lato dove l'accessibilità delle piste è minore o nulla (in modo tale che il test tramite le sonde del FP venga fatto dal lato opposto).
- 2) Più vicino possibile al bordo della UUT per evitare che il cavo debba passare sopra i componenti (qualora il lato di test sia lo stesso dei connettori).

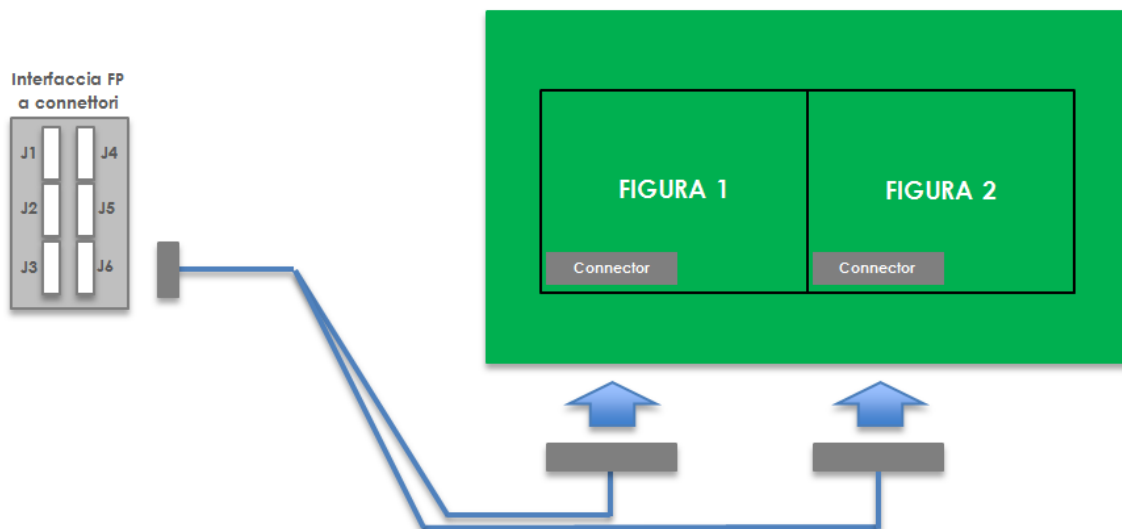


Figura 19 – Posizione connettore consigliata su pannelli di schede.

Nella tabella sottostante è rappresentata l'applicabilità della soluzione tramite cablaggio su pannelli di schede per tipo di sistema:

Caratteristica	Modello sistema di collaudo			
	Shuttle Loader	Manual	In-Line	Back Panel
Applicabilità cablaggio su pannelli di schede	Sì	Sì	Sì (1)	Sì (1)

(1) Necessario Removable Shuttle Loader (RSL) se disponibile su sistema di test in uso.

Tabella 17 – Applicabilità cablaggio per modello di sistema



L'attrezzaggio tramite cablaggio è generalmente meno costoso di una fixture

## 4.2 Open pin test

Il FP SPEA può rilevare la saldatura dei pin dei componenti analogico/digitali tramite 2 differenti tecniche di collaudo conosciute come:

1. Electro scan
2. Junction scan

### 4.2.1 Electro scan

L'Electro Scan misura il campo elettrico di un pin sotto test in presenza della saldatura.

- **Tecnica di test**

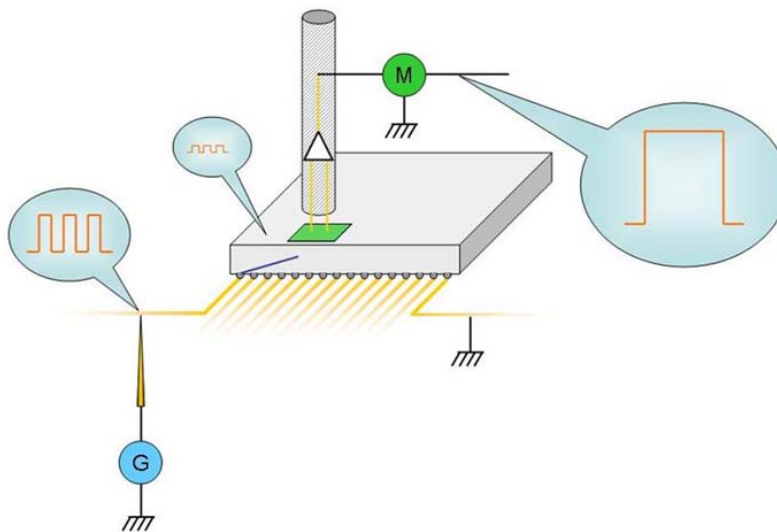


Figura 20 – Tecnica di test.

- **Accessibilità net collegate ai pin da testare**

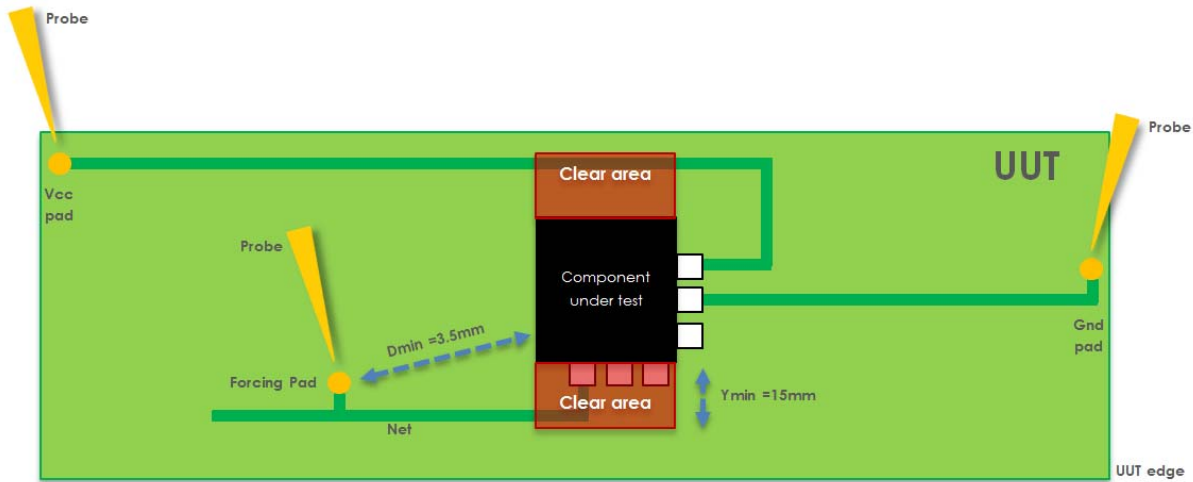


Figura 21 – Accessibilità net collegate ai pin da testare

Caratteristica	Parametro	Valore
Distanza minima tra punto di forzaggio e case componente	D min	3.5 mm
Clear area per componenti $\leq 7$ mm	Y min	15 mm
Power component net	Vcc	Accessibilità vicino al bordo scheda
Ground component net	GND	Accessibilità vicino al bordo scheda

Tabella 18 – Accessibilità test point

#### 4.2.2 Junction Scan

Il Junction Scan è la tecnica di collaudo che tramite la misura dei diodi protezione del componente (detti anche diodi di clamp) permette di verificare la saldatura del pin stesso.

Ove possibile, compatibilmente con le funzionalità elettriche della scheda, è bene prevedere resistenze di separazione sul bus (dette  $R_{bus}$ ) di connessione tra due componenti al fine di poterne testare singolarmente il diodo di clamp evitando l'effetto parallelo.

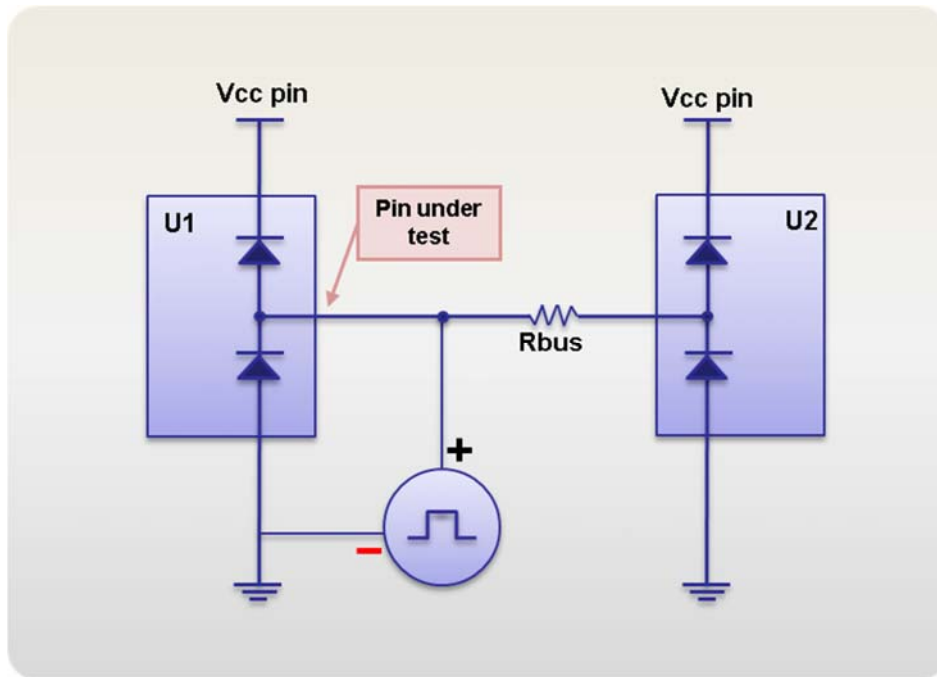


Figura 22 – Funzionamento del Junction Scan

### 4.3 Boundary Scan

Per assicurare il massimo grado di testabilità attraverso l'uso della tecnica Boundary Scan, è importante seguire alcune regole durante la progettazione della scheda così come descritto in seguito.

#### 4.3.1 Uso dispositivi conformi allo standard IEEE-1149.1

Scegliere i componenti da utilizzare all'interno di una scheda verificando che siano conformi allo standard IEEE-1149.1. Questo è indispensabile per poter effettuare un test di tipo Boundary Scan.

#### 4.3.2 Collegamento componenti alla catena

È buona norma inserire tutti i componenti con il Boundary Scan a bordo in un'unica catena, perché ciò semplifica la connessione della scheda così come il test dei componenti stessi.

#### 4.3.3 Connettore JTAG

Per la connessione alla catena Boundary Scan si raccomanda l'uso di un connettore che dovrà contenere i 5 segnali del TAP e 5 di massa alternati tra loro. Una possibile piedinatura del connettore è indicata nell'esempio qui sotto.

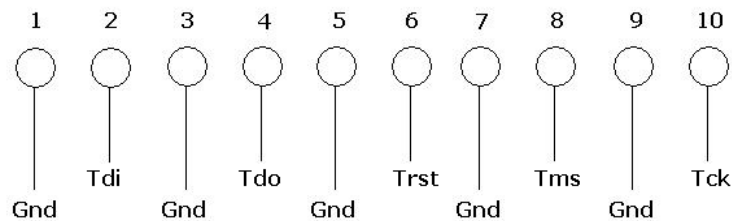


Figura 23 – Piedinatura connettore JTAG

È consigliabile accedere alla catena Boundary Scan tramite un connettore posto sul bordo della scheda (può essere considerata anche una interfaccia SDI) oppure un connettore dedicato per il TAP. Una connessione di accesso non buona potrebbe rendere il test inaffidabile a causa della contattazione scadente.



Eventuali pin necessari per rendere i componenti conformi con il Boundary Scan (vedi capitolo *Trattamento dei pin associati al "Compliance enable"*), dovranno essere resi disponibili sullo stesso connettore ampliandone il numero di pin.

Il mancato rispetto di questa indicazione rende impossibile il test dell'intera catena Boundary Scan.

#### 4.3.4 Trattamento dei pin associati al "Compliance enable"

La descrizione della Compliance Enable contenuta nel file BSDL, indica le condizioni dei pin dei componenti che devono essere mantenute per far sì che il TAP e la funzionalità Boundary Scan siano operativi. Ad esempio:

```
Attribute COMPLIANCE_PATTERNS of MCF5272_1K75N: entity is "(HIZ) (1)";
```

Questo significa che il pin "HIZ" sul componente MCF5272 deve essere mantenuto in uno stato logico alto durante tutta la durata del test Boundary Scan. Ciò per far sì che il TAP e il componente operino secondo quanto descritto nello standard IEEE-1149.1. Nei file BSDL generati con versioni precedenti del linguaggio stesso, tale indicazione sarà espressa attraverso la "COMPLIANCE\_ENABLE".

Per la testabilità della catena Boundary Scan sulla scheda, occorre far coincidere tutte le condizioni di "compliance enable" elencate nel file BSDL.

È assolutamente indispensabile collegare tali pin al connettore JTAG, oppure almeno a un punto di contatto accessibile.



Il mancato rispetto di questa indicazione rende impossibile il test dell'intera catena.

#### 4.3.5 Separazione dei livelli di tensione

Se ci sono dispositivi JTAG che funzionano a tensioni differenti tra di loro, è consigliabile segmentare le diverse famiglie logiche, ad esempio ECL / TTL o Low Voltage come ad esempio 1,8 V, 2,5 V e 3,3 V inserendo le diverse famiglie di dispositivi in catene separate.

#### 4.3.6 Terminazione dei segnali del TAP

È importante assicurare sulla scheda un'ottima qualità dei segnali della Test Access Port (TAP) e in particolare del clock di test (TCK).

A tal scopo si suggerisce di prevedere sulla scheda le seguenti terminazioni:

Segnale	Direzione	Terminazione
TRSTn	Input	4.7-10 K $\Omega$ pull-up
TDI	Input	4.7-10 K $\Omega$ pull-up
TDO	Output	22 $\Omega$ in serie
TMS	Input	4.7-10 K $\Omega$ pull-up
TCK	Input	68 $\Omega$ 100p pull-down

Tabella 19 – Terminazione dei segnali JTAG

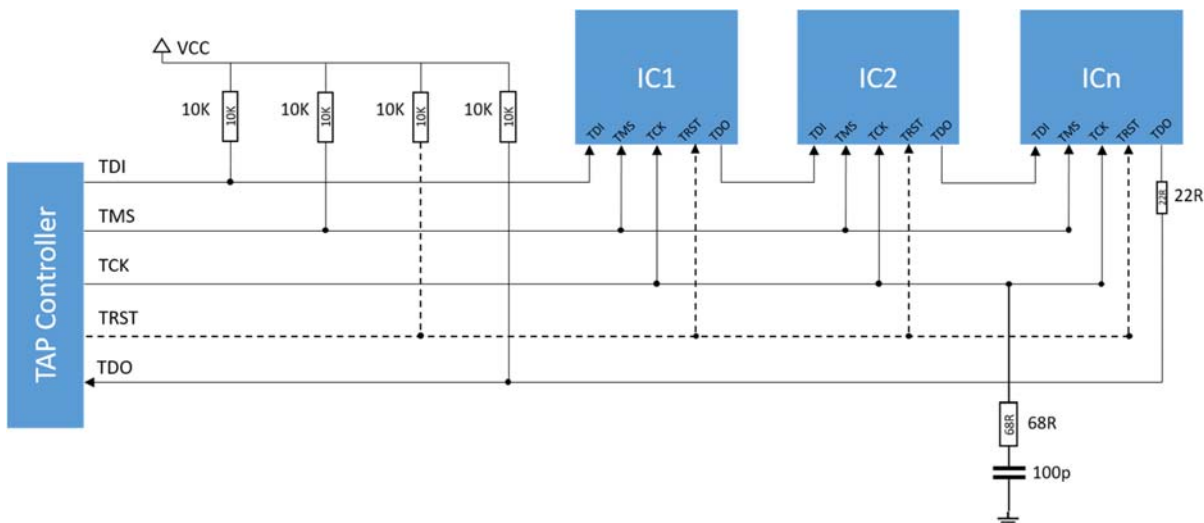


Figure 19 Terminazione dei segnali JTAG

I valori indicati sono quelli usati tipicamente, anche se potrebbe essere necessario in taluni casi usare valori differenti. Nel caso non fosse possibile predisporre le terminazioni descritte, il collaudo potrebbe essere instabile a causa dei disturbi su questi segnali.

È stato dimostrato che l'utilizzo di questi valori per le terminazioni di segnale è molto efficace nella riduzione del rumore e dell'integrità dei segnali sulle schede collaudate con la tecnica Boundary Scan.



#### 4.3.7 Rigenerazione dei segnali del TAP

Quando la scheda dispone di un numero elevato di dispositivi Boundary Scan, potrebbe essere necessario collegare i segnali del TAP tramite buffer. Si consiglia di rigenerare i segnali per i vari gruppi di componenti Boundary Scan separatamente, al fine di ridurre il carico di questi segnali.

#### 4.3.8 Accorgimenti sul pin di clock

Tutto il funzionamento dei circuiti Boundary Scan dipende dalla qualità del segnale di test clock (TCK). La distribuzione del segnale TCK a tutti i componenti Boundary Scan richiede perciò particolare attenzione. In generale, il segnale TCK richiede di essere trattato come qualsiasi altro segnale ad alta frequenza. Si raccomanda quindi di utilizzare le stesse linee guida di distribuzione dei segnali ad alta frequenza applicate agli altri segnali di clock della scheda. È bene prestare attenzione a: carichi, terminazioni, distribuzione, layout delle piste e pista più breve possibile.

Di seguito, alcune delle regole che devono essere seguite nella progettazione dei circuiti stampati:

- Nel caso di uso di buffer sul segnale TCK, non utilizzare componenti basati su PLL.
- Aggiungere resistenze in serie sulle uscite del driver di clock.
- La dimensione della scheda e il numero di componenti Boundary Scan potrebbero richiedere buffer per il segnale di clock, distinti per ciascuno dei componenti Boundary Scan presente sulla scheda.
- Aggiungere buffer sul segnale TCK (e sugli altri segnali del TAP) porterà a una riduzione della velocità massima del clock che sarà usato per il test.
- Gli altri segnali del TAP sono tipicamente meno sensibili: un pull-up è generalmente sufficiente e non sono richieste altre condizioni particolari.

#### 4.3.9 Accorgimenti sull'alimentazione

Un altro punto da tenere in conto durante la progettazione della scheda è quello relativo alle capacità di filtro da usare per l'alimentazione. Durante il test Boundary Scan molte uscite dei componenti possono essere posizionate contemporaneamente allo stesso livello logico ed un gran numero di esse può cambiare stato simultaneamente (molte più che durante il normale funzionamento della scheda). Questo può introdurre fenomeni di oscillazioni della massa o rumore sui segnali del TAP, nel caso le alimentazioni dei componenti sulla scheda non siano opportunamente filtrate e stabilizzate.



Durante la progettazione occorre prestare particolare attenzione a questo aspetto, assicurando l'uso di adeguate capacità di filtro sulle alimentazioni dei componenti stessi in modo da stabilizzarne la tensione.

#### 4.3.10 File BSDL (Boundary Scan Description Language)

È indispensabile usare componenti i cui file BSDL siano disponibili. Durante la fase di selezione dei componenti, è bene assicurarsi che il produttore abbia creato un file BSDL per ciascun componente Boundary Scan che si intende utilizzare nel proprio progetto. Il BSDL è il linguaggio standard usato per la descrizione dei componenti Boundary Scan ed è una specie di data-sheet della funzione Boundary Scan del componente stesso.

I produttori di dispositivi Boundary Scan solitamente forniscono il file BSDL del componente non appena i suoi primi esemplari sono disponibili. Nella maggior parte dei casi, è possibile trovare i file BSDL nel sito internet del produttore dei componenti.

#### 4.3.11 Numerazione dei pin dei componenti

Per ottenere la generazione automatica dei Test Boundary Scan, devono essere usati nella net list della scheda i corretti numeri di pin. Per tutti i componenti Boundary Scan usati, la numerazione dei pin nella net list della scheda deve corrispondere esattamente a quella contenuta nei file BSDL.

Per tali componenti è indispensabile utilizzare la numerazione standard dei pin usata dal produttore.



Fare riferimento al manuale d'uso del SW SPEA utilizzato per la lista dei formati di file CAD/CAE supportati.

#### 4.3.12 Isolamento singolo componente dalla catena

Per la messa a punto dei test Boundary Scan può essere utile interrompere la catena unica alla quale sono collegati i componenti.

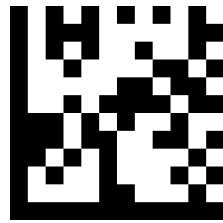
A tale scopo nel progetto della scheda è buona norma inserire dei ponticelli oppure usare dei componenti elettronici (come porte logiche o multiplexer), per il collegamento dei pin del TAP tra i vari componenti.

L'uso di componenti elettronici al posto dei ponticelli, consente di controllare automaticamente e senza interventi manuali la configurazione della catena Boundary Scan.

#### 4.4 2D Code

Il 2D Code è un codice a barre bidimensionale, ossia a matrice, composto da moduli neri disposti all'interno di uno schema di forma quadrata per la memorizzazione di informazioni quali:

- Serial Number
- Lot Number
- Data di fabbricazione
- ...
- **Formati**

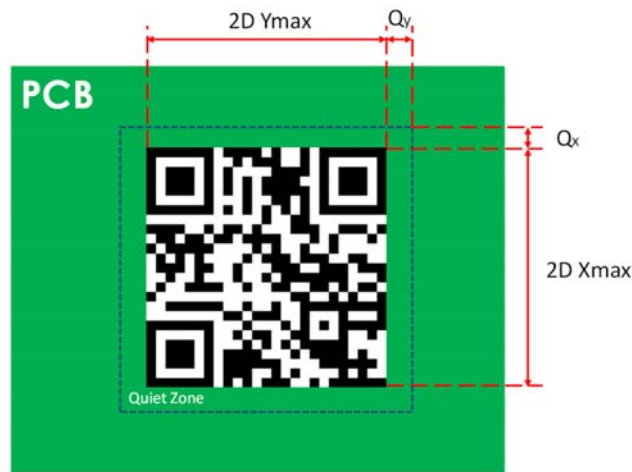


DataMatrix



QR Code

- **Dimensioni**



No.	Parametro	Dimensione
1	2D Xmax	6 mm
2	2D Ymax	6 mm
3	Qy minima	1 mm
4	Qx minima	1 mm
5	Dot minimo	150x150 $\mu$ m

Figura 24 – Dimensioni QR code

- Altre caratteristiche

No.	Caratteristica	Requisito
1	Non coperto da componenti sovrastanti	MINIMO
2	Posizionato almeno sul lato principale di collaudo	MINIMO (1)
3	Posizionato su entrambi i lati della scheda	RACCOMANDATO (2)
4	Area adiacente libera da altri codici o etichette	RACCOMANDATO
5	Immagine ad alto contrasto rispetto al PCB	MINIMO

(1) Su sistemi a 6 o 8 sonde  
(2) Su sistemi a 4 sonde

Tabella 20 – Caratteristiche dei 2D Code

## 4.5 Multi Probe Unit (per 4080)

Il Multi Probe Unit (MPU) è un dispositivo mobile di dimensioni compatte installabile sul sistema 4080:

- Lato superiore sugli assi 1 e 4
- Lato inferiore sugli assi 5 e 8

È in grado di contattare i pad della UUT e può svolgere i seguenti test:

- Test funzionale
- Boundary Scan
- Test alimentati

Le informazioni di questo capitolo sono utili ai **progettisti elettronici** e ai **progettisti di PCB** coinvolti nei seguenti aspetti:

- Progettazione meccanica delle pad e dei PCB
- Vincoli fisici dell'area che circonda l'MPU
- Posizionamento delle pad sulla UUT
- Collegamenti elettrici

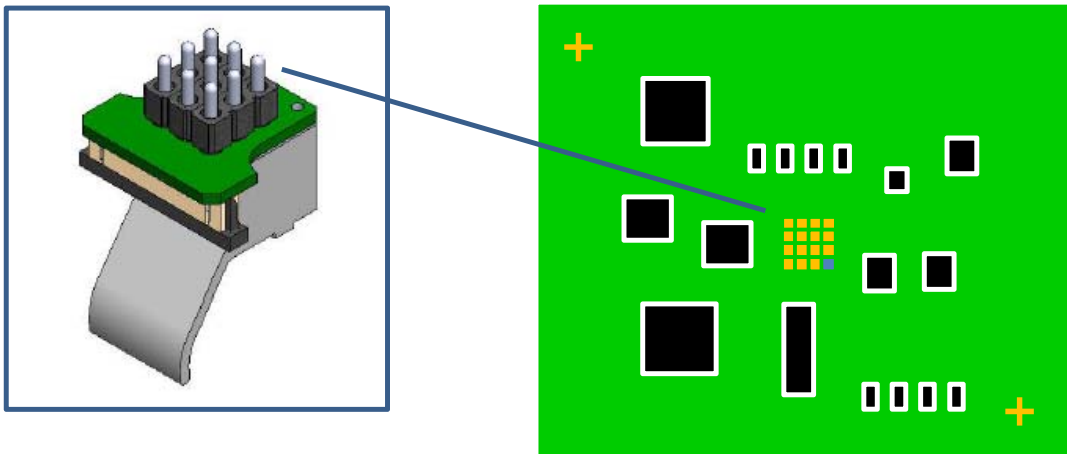


Figura 25 – Multi Probe Unit (MPU) e area Pod UUT

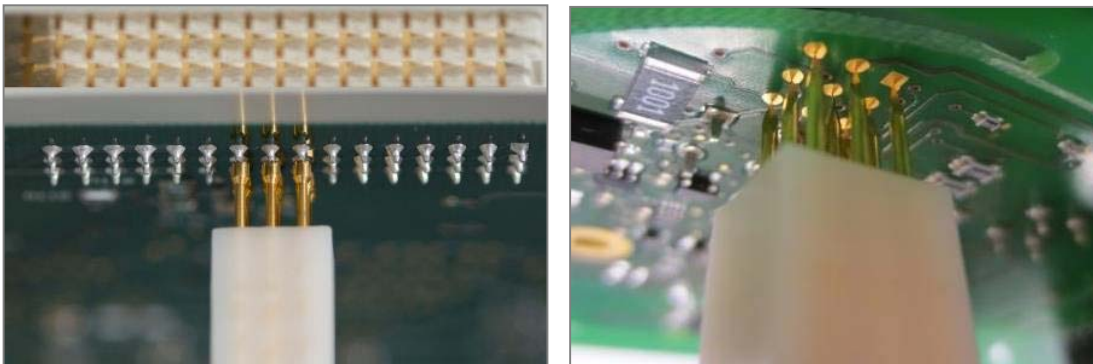


Figura 26 – Esempio di contatto sul connettore rispetto alle pad dedicate

#### 4.5.1 Multi Probe sul lato superiore del sistema

##### 4.5.1.1 Testina 1- 4 pinout

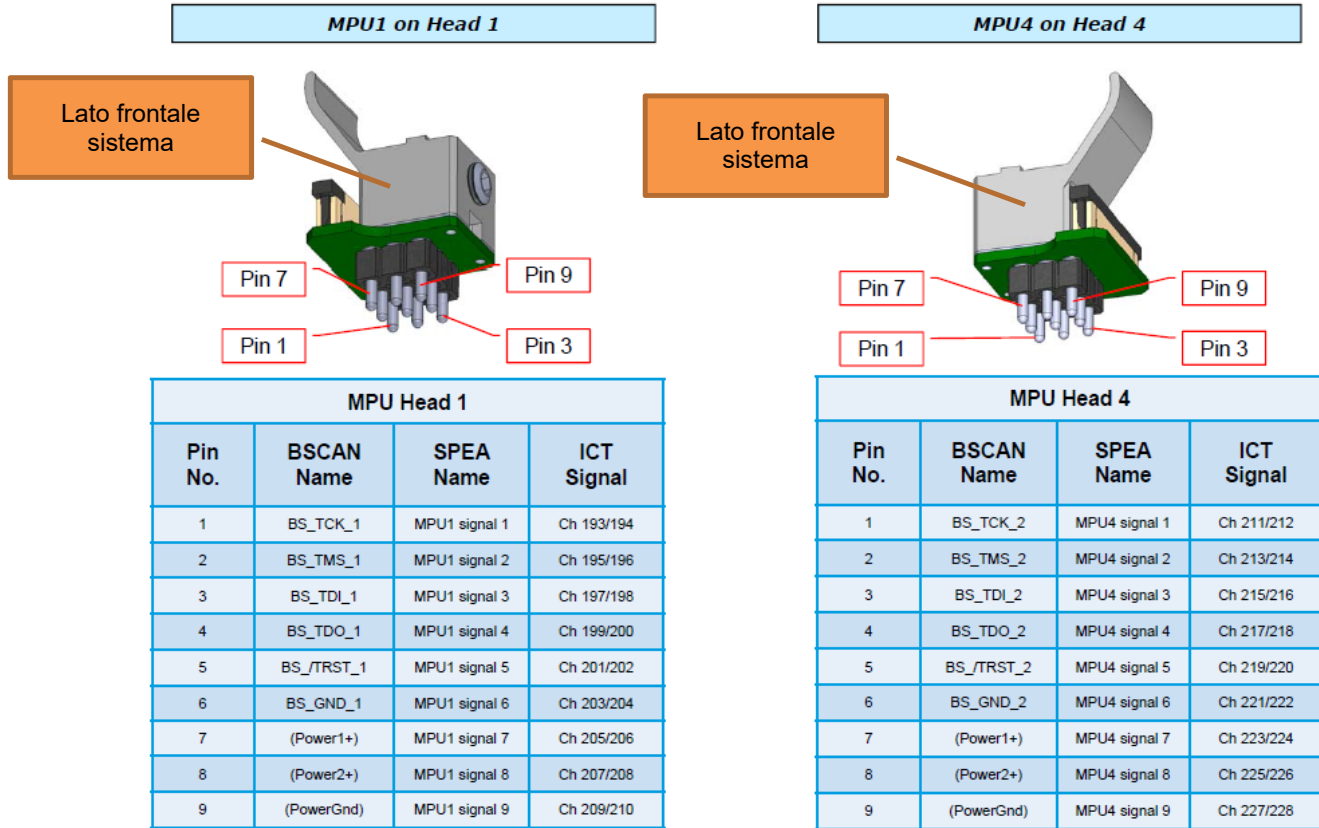


Figura 27 – Layout e pinout testina 1 e 4

#### 4.5.1.2 Design delle pad

Each MPU pad is composed by 9 square pads with the layout described below.

NOTE 1: MPU pads must be placed on the board side to be contacted by System Top Heads.

NOTE 2: MPU pads must be on the board PCB.

NOTE 3: MPU heads cannot rotate, so pads layout and board positioning inside the Flying Probe test area are related.

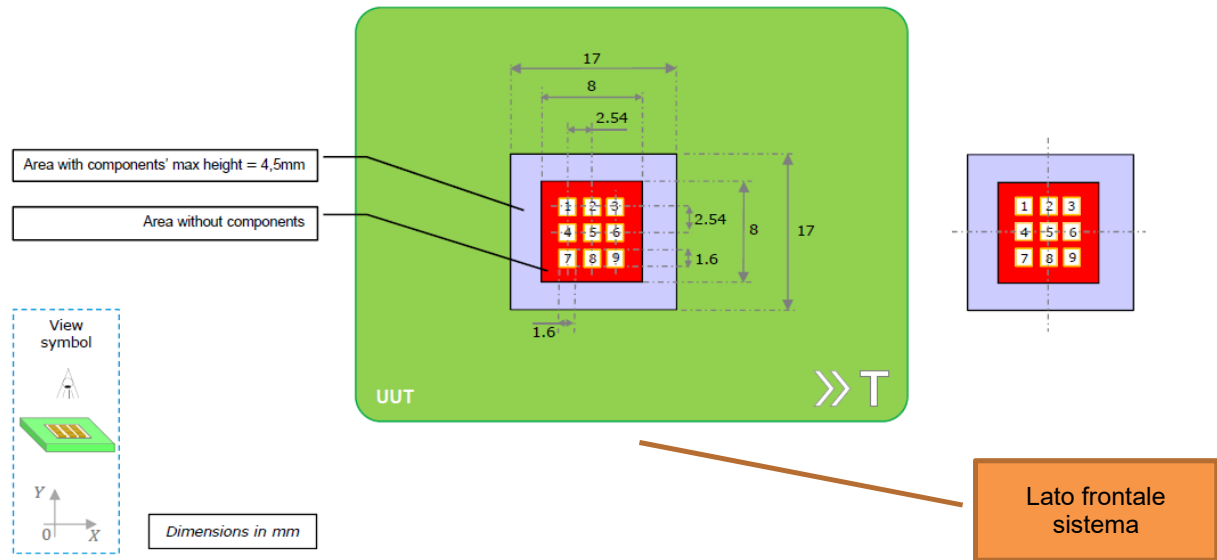
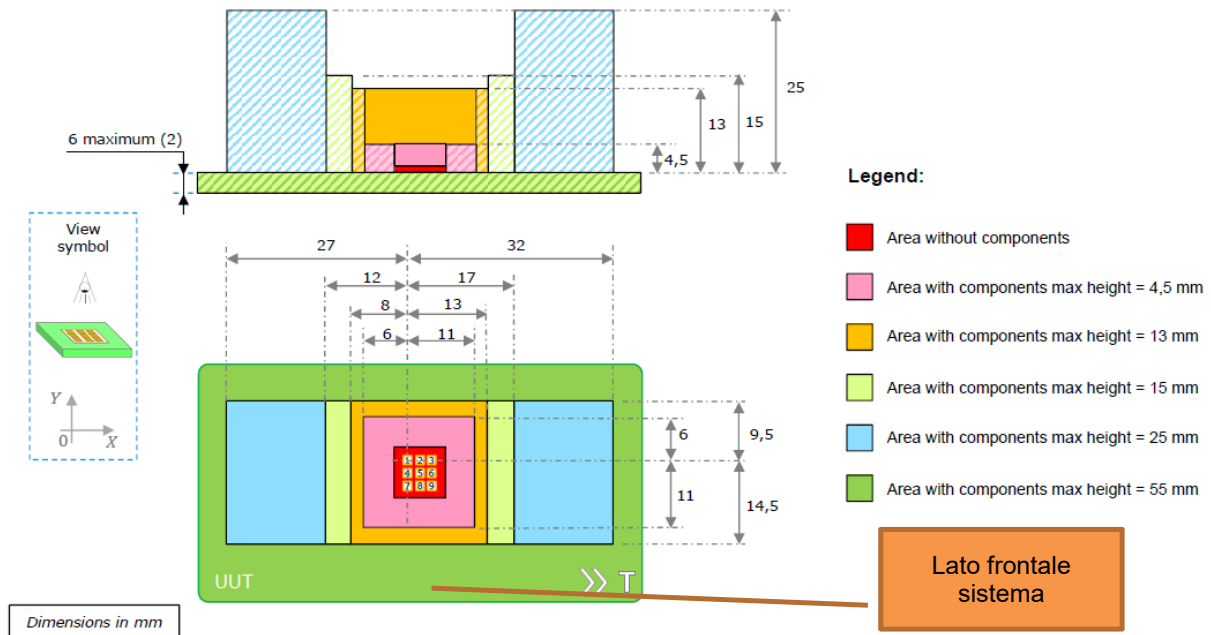


Figura 28 – Dimensione della pad e layout lato superiore 1 e 4 MPU [dimensioni in mm]

### 4.5.1.3 Altezza componenti

Around each MPU pad, components' height must respect conditions described below (1):



- (1) When the MPU mechanism is not enabled it does not generate any restriction on components or on axes positioning capability  
 (2) It's possible to use MPUs only if the UUT thickness is lower than 6mm

Figura 29 – Limitazione aree componenti delle pad MPU [dimensioni in mm]

### 4.5.1.4 Area di lavoro

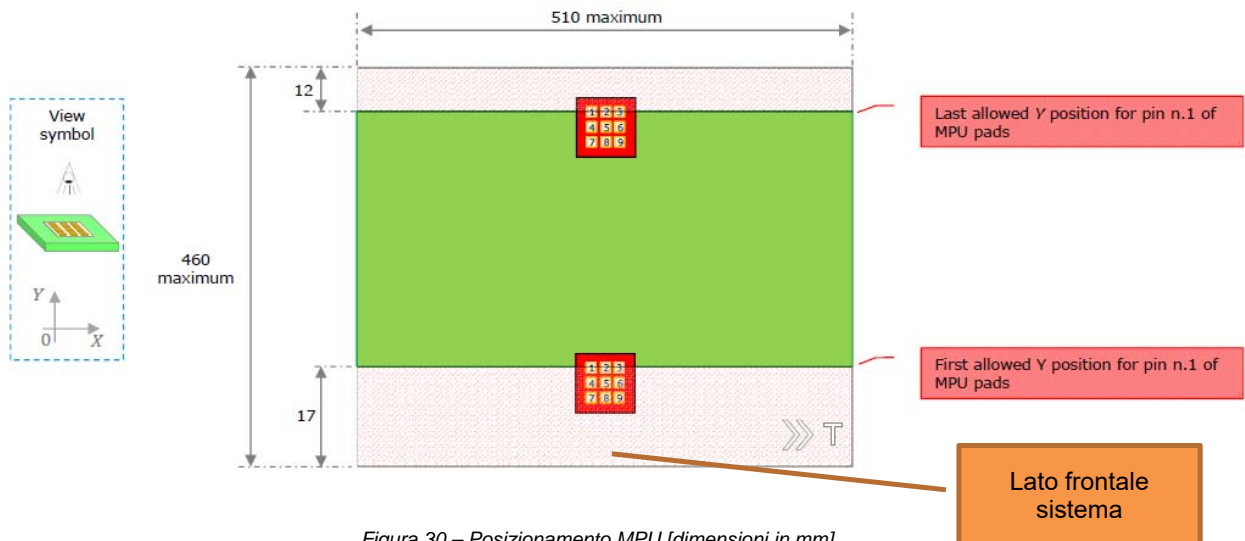
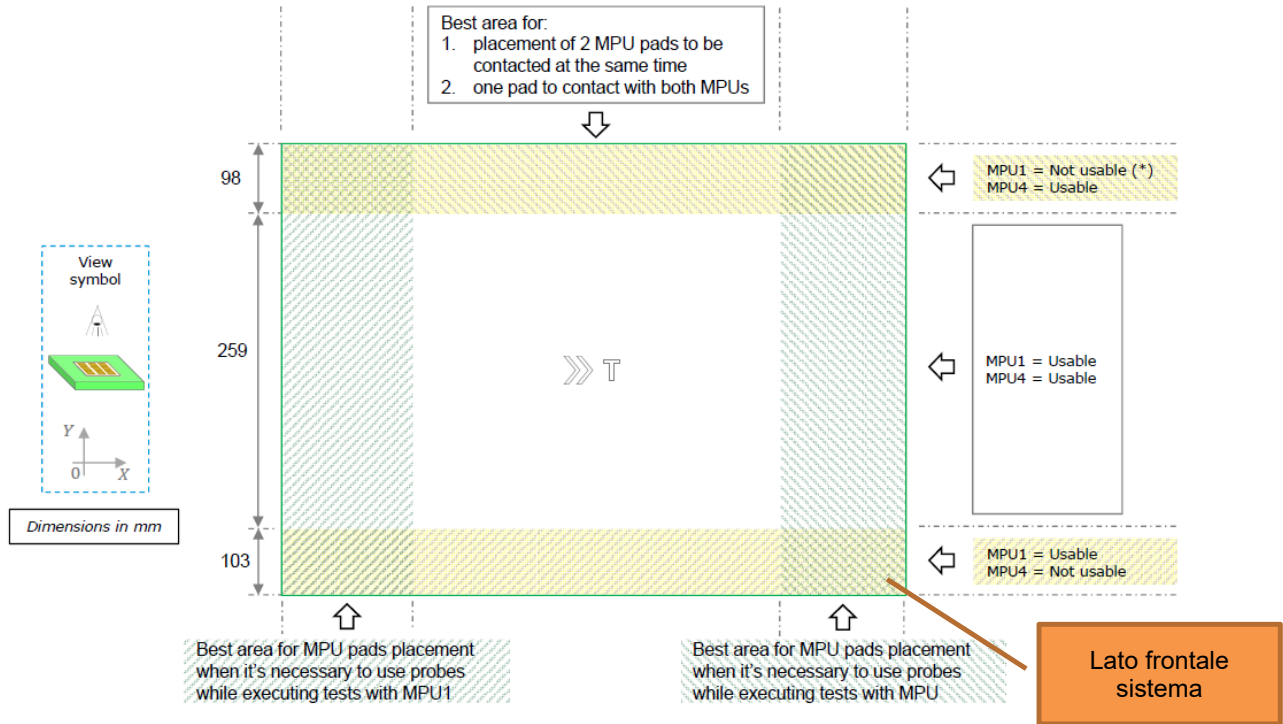


Figura 30 – Posizionamento MPU [dimensioni in mm]



#### 4.5.1.5 Posizionamento nella UUT

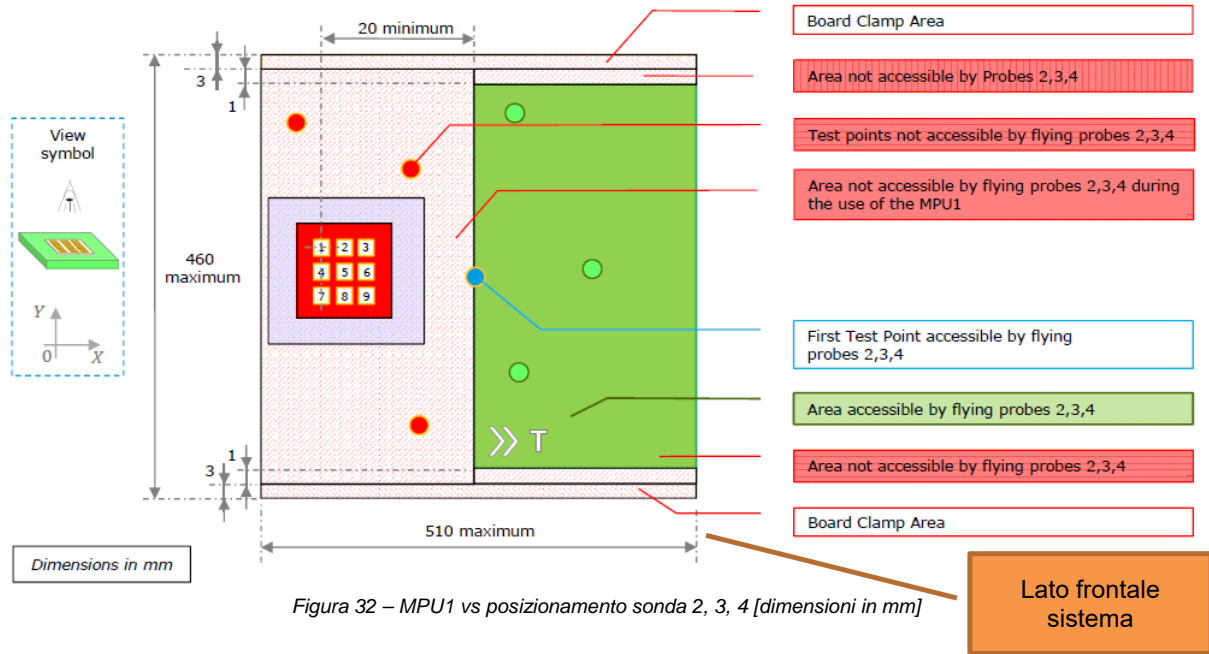


(\*): MPU1 is not usable if UUT's depth is greater than 362mm (equal to 103mm+259mm).

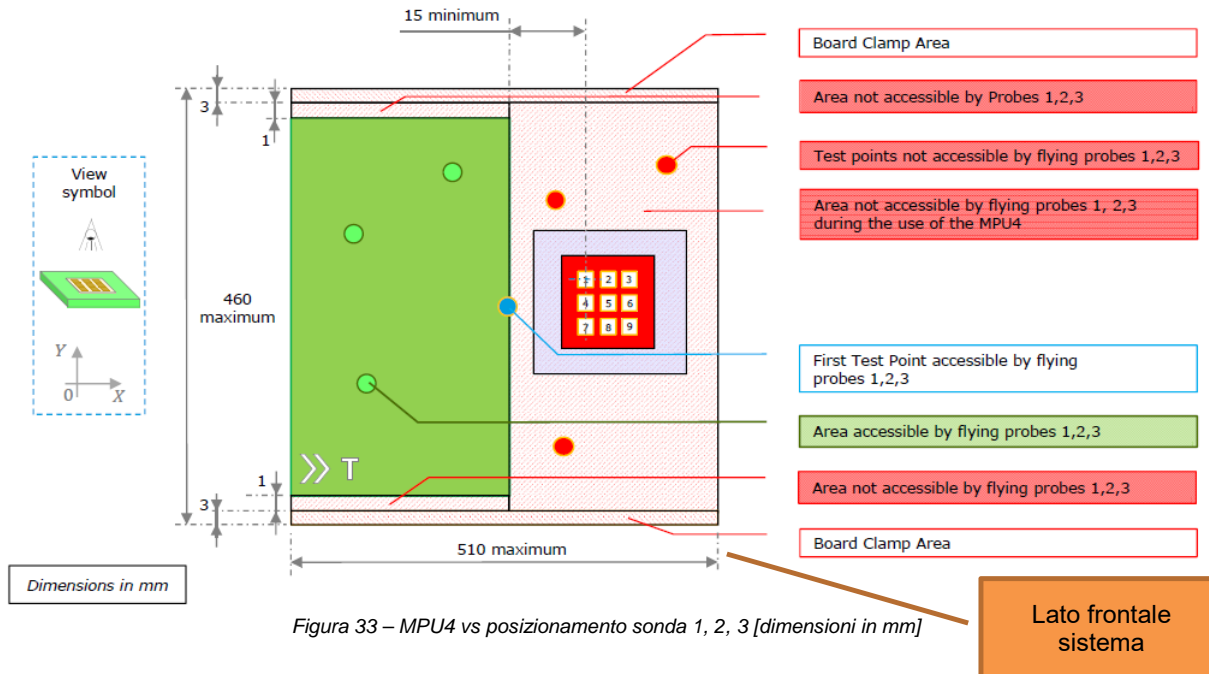
Figura 31 – Area di posizionamento idonea nella UUT [dimensioni in mm]

#### 4.5.1.6 MPU vs altri test point

I test point più vicini di 20 mm sulla coordinata X dal pin 1 del pod dell'MPU da contattare con **MPU1** non possono essere raggiunti da nessuna sonda. I test point più lontani di 20 mm possono essere contattati da sonde su altri assi mentre **MPU1** contatta il pod dell'MPU (Figura 34).



I test point più vicini di 15 mm sulla coordinata X dal pin 1 del pod dell'MPU da contattare con **MPU4** non possono essere raggiunti da nessuna sonda. I test point più lontani di 20 mm possono essere contattati da sonde su altri assi mentre **MPU4** contatta il pod dell'MPU (Figura 35).



#### 4.5.1.7 Posizionamento simultaneo MPU

Per poter utilizzare 2 MPU in simultanea occorre rispettare la seguente condizione.

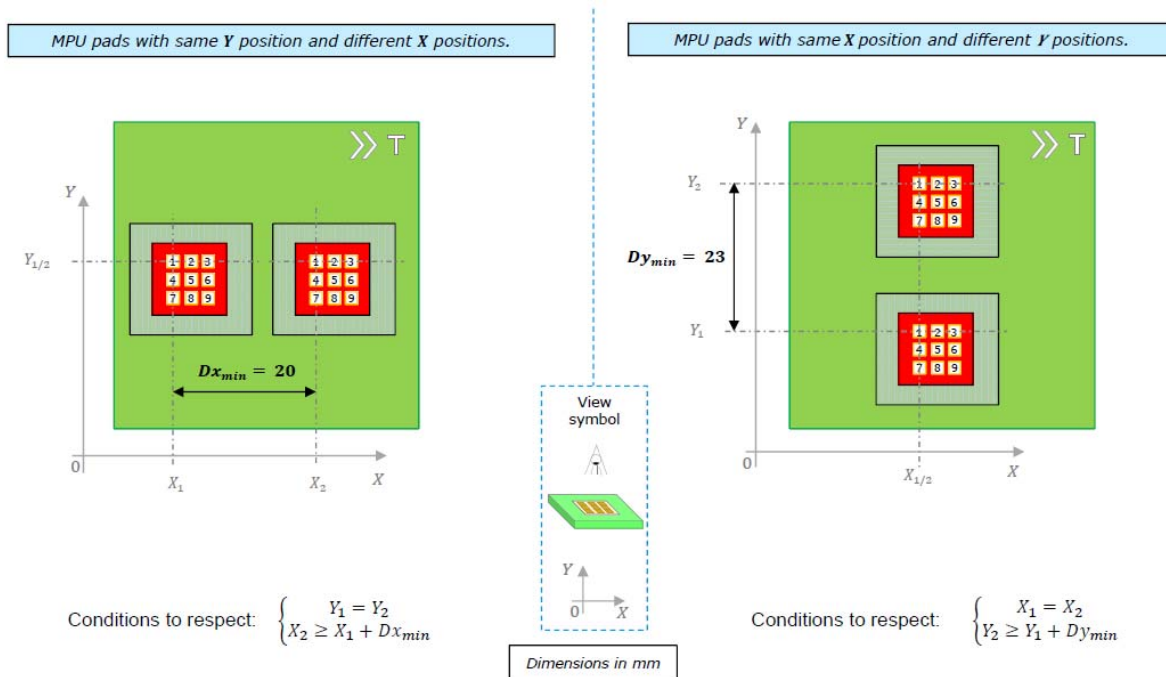


Figura 34 – Distanza minima tra 2 pod per MPU sulla stessa scheda [dimensioni in mm]

#### 4.5.1.8 MPU su pannello di schede

Posizionando i pod dell'MPU come mostrato in figura, si semplifica lo sviluppo del programma.

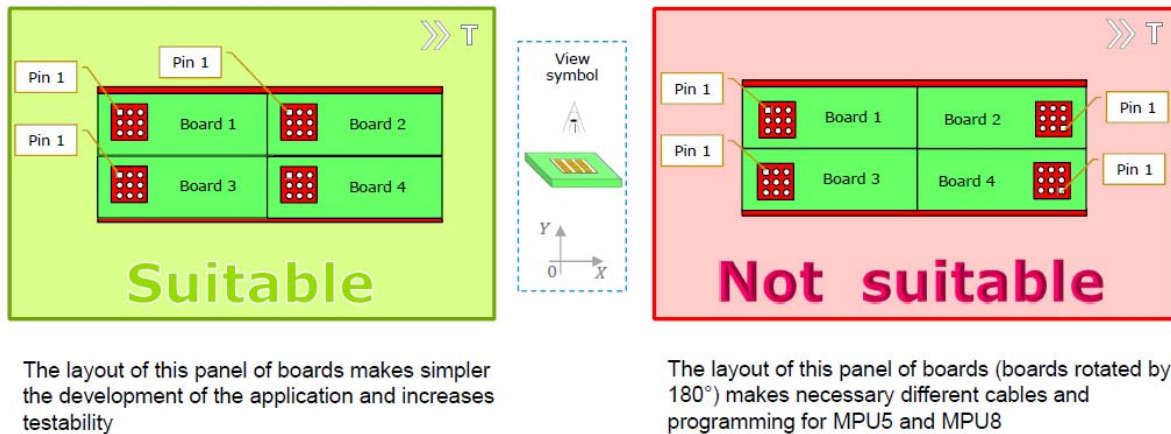


Figura 35 – Posizione adatta e NON adatta sul pannello di schede [dimensioni in mm]

## 4.5.2 Multi Probe sul lato inferiore del sistema

### 4.5.2.1 Testina 5-8 pinout

The MPU head is designed with 3 rows and 3 columns of pins with the following pinout:

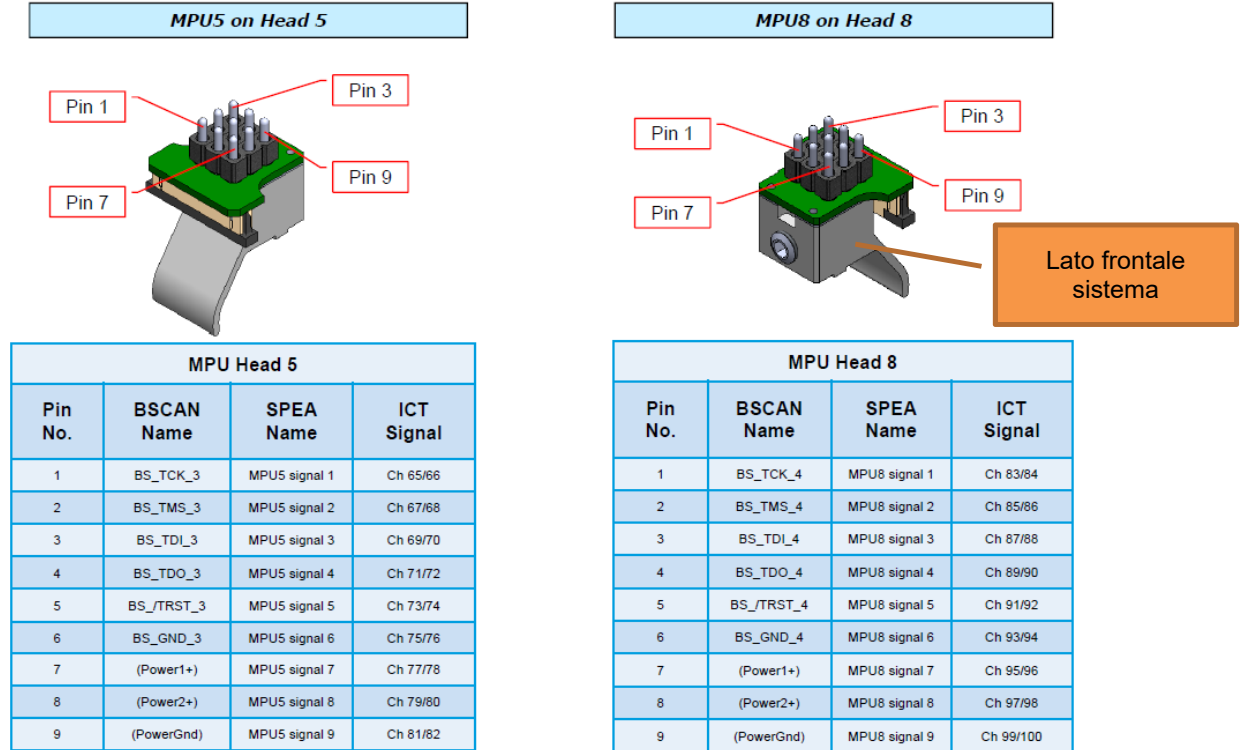


Figura 36 – Layout e pinout testina 1 e 4

#### 4.5.2.2 Design delle pad

Each MPU pad is composed by 9 square pads with the layout described below.

NOTE 1: MPU pads must be placed on the board side to be contacted by System Top Heads.

NOTE 2: MPU pads must be on the board PCB.

NOTE 3: MPU heads cannot rotate, so pads layout and board positioning inside the Flying Probe test area are related.

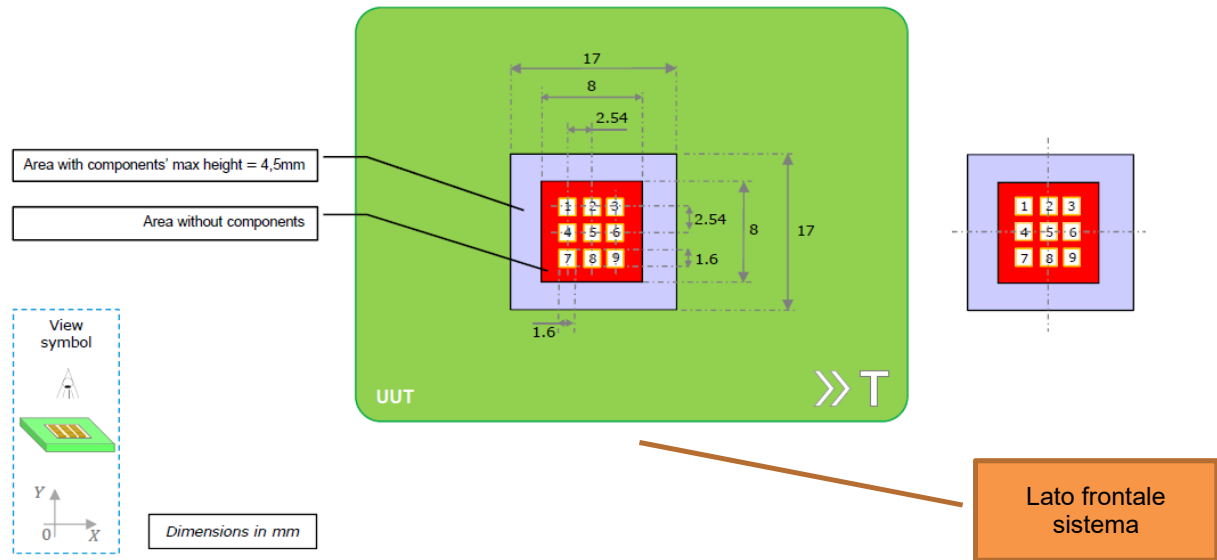
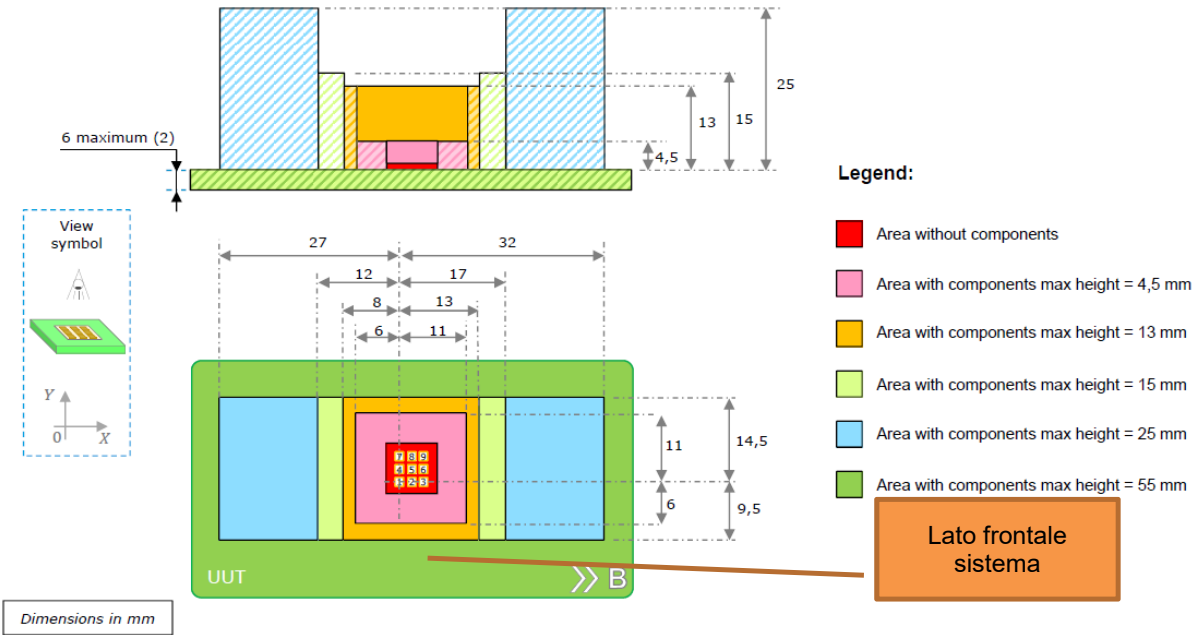


Figura 37 – Dimensione della pad e layout lato superiore 1 e 4 MPU [dimensioni in mm]

### 4.5.2.3 Altezza componenti

Around each MPU pad, components' height must respect conditions described below (1):



- (1) When the MPU mechanism is not enabled it does not generate any restriction on components or on axes positioning capability
- (2) It's possible to use MPUs only if the UUT thickness is lower than 6mm

Figura 38 – Limitazione aree componenti delle pad MPU [dimensioni in mm]

### 4.5.2.4 Area di lavoro

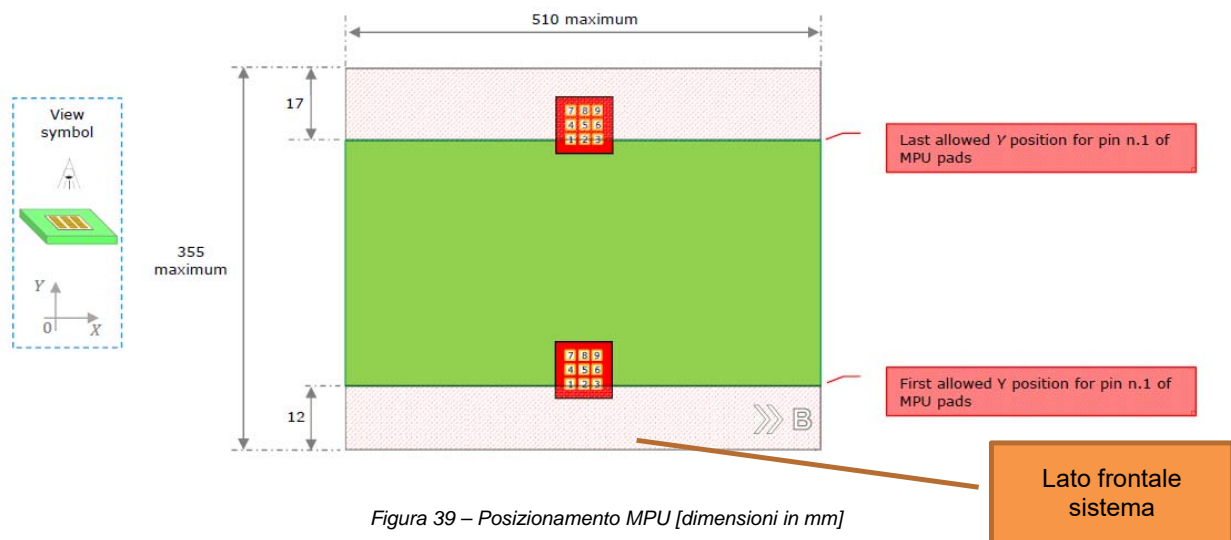
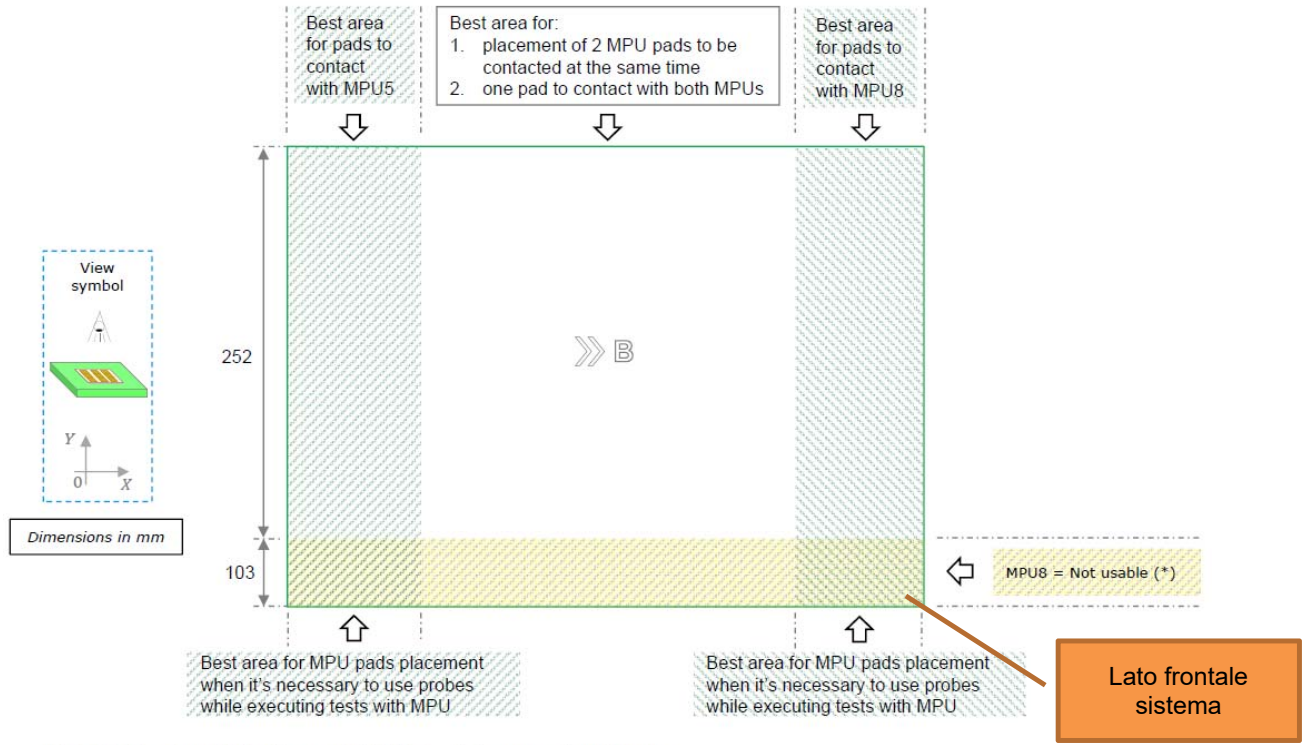


Figura 39 – Posizionamento MPU [dimensioni in mm]

#### 4.5.2.5 Posizionamento nella UUT

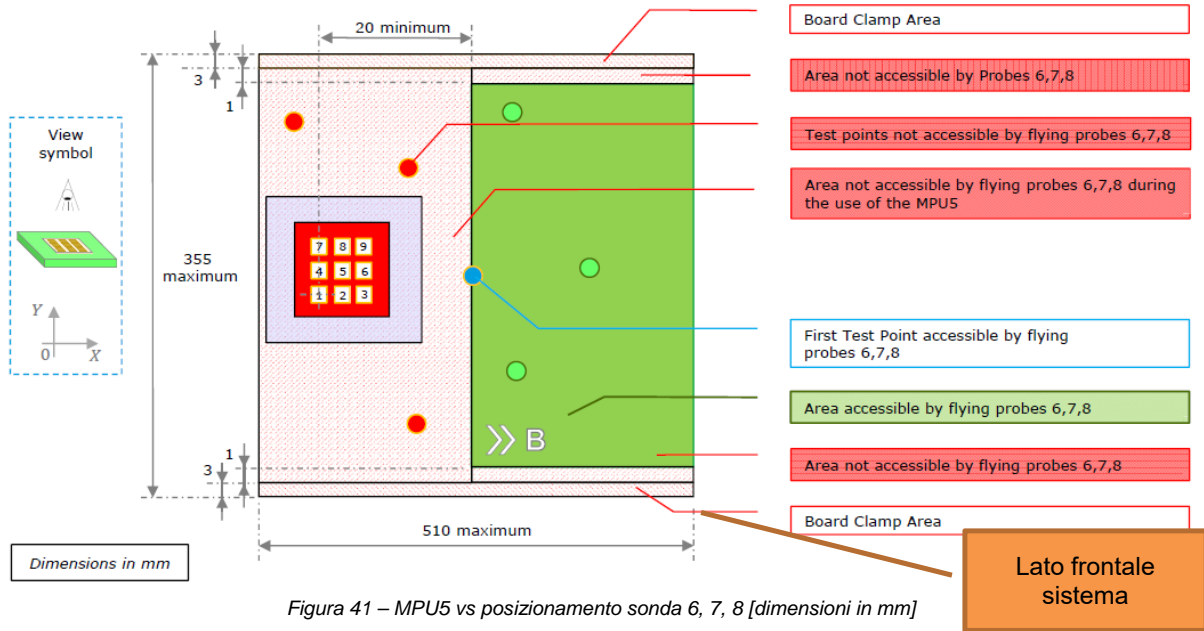


(\*) : MPU8 is not usable in this area if UUT's depth is greater than 252mm

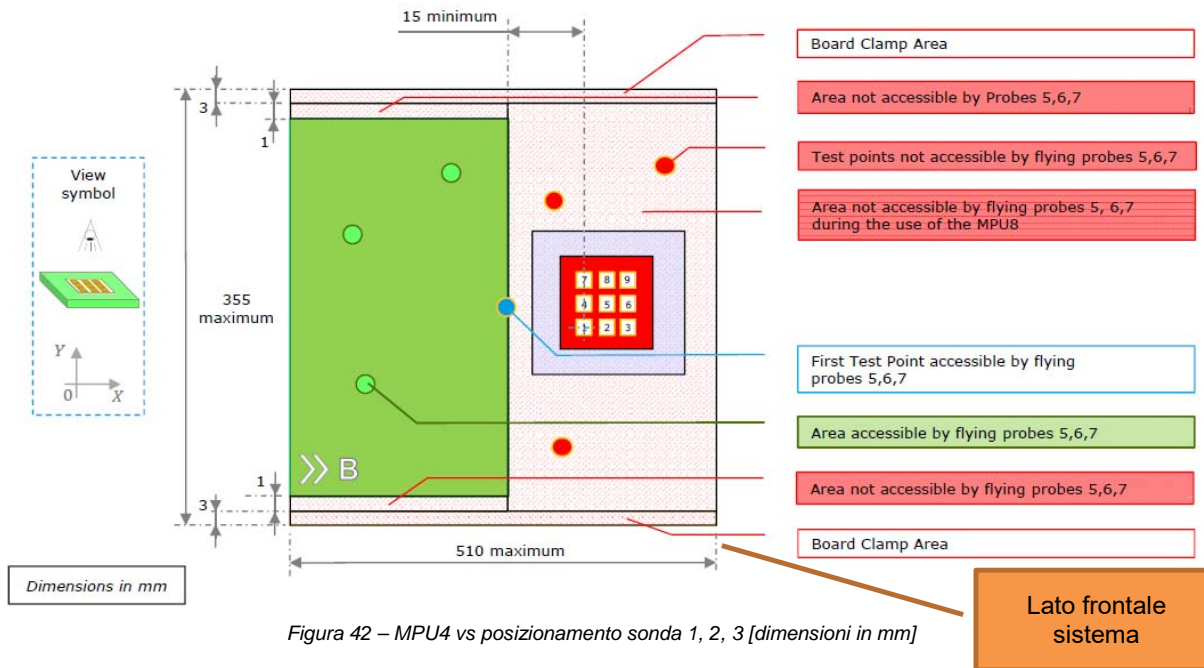
Figura 40 – Area di posizionamento idonea nella UUT [dimensioni in mm]

#### 4.5.2.6 MPU vs altri test point

I test point più vicini di 20 mm sulla coordinata X dal pin 1 del pod dell'MPU da contattare con **MPU5** non possono essere raggiunti da nessuna sonda. I test point più lontani di 20 mm possono essere contattati da sonde su altri assi mentre **MPU5** contatta il pod dell'MPU (Figura 43).



I test point più vicini di 15 mm sulla coordinata X dal pin 1 del pod dell'MPU da contattare con **MPU8** non possono essere raggiunti da nessuna sonda. I test point più lontani di 20 mm possono essere contattati da sonde su altri assi mentre **MPU84** contatta il pod dell'MPU (Figura 44).





#### 4.5.2.7 Posizionamento simultaneo MPU

Per poter utilizzare entrambi gli MPU in simultanea occorre rispettare la condizione seguente.

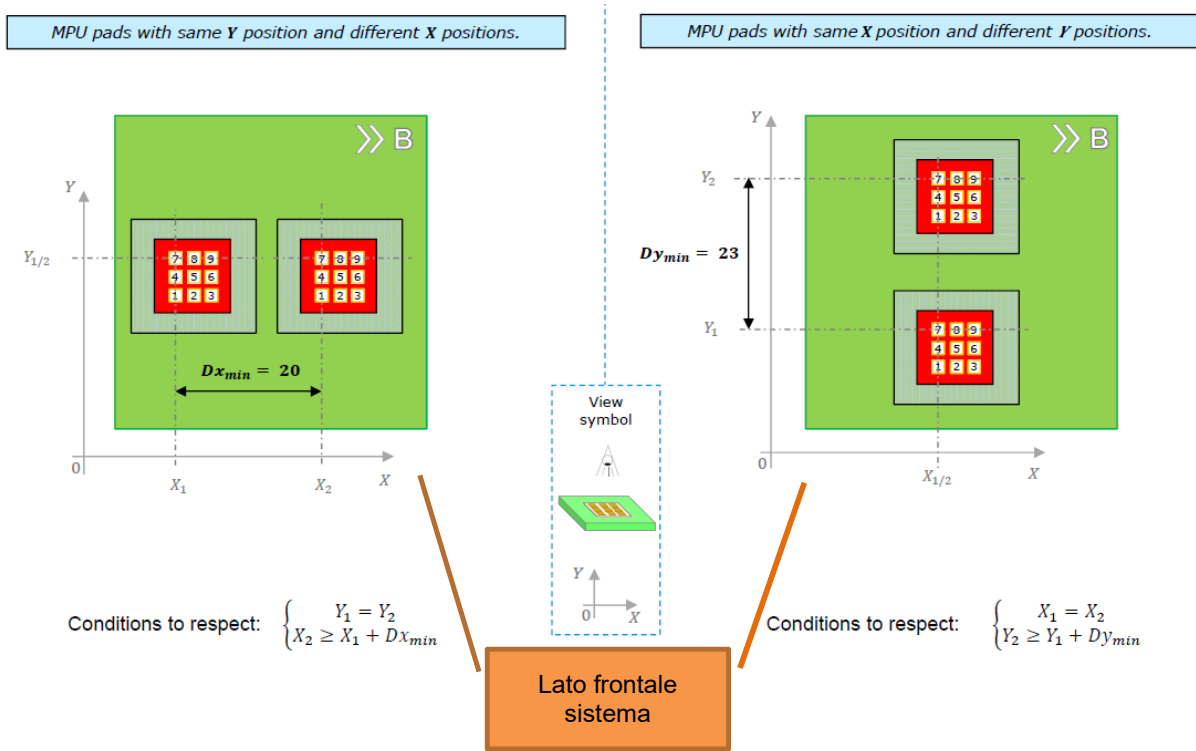


Figura 43 – Distanza minima tra 2 pod per MPU sulla stessa scheda [dimensioni in mm]

#### 4.5.2.8 MPU su pannello di schede

Posizionando i pod dell'MPU come mostrato in figura, si semplifica lo sviluppo del programma.

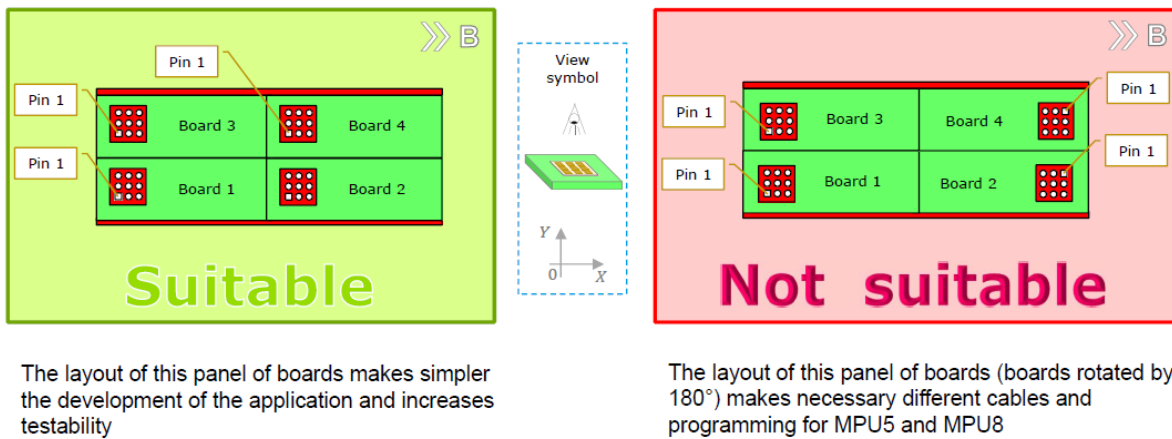


Figura 44 – Posizione adatta e NON adatta sul pannello di schede [dimensioni in mm]

## 4.6 Misurazione dei parametri della luce

Il tester a sonda mobile SPEA è in grado di misurare i parametri della luce emessa dai LED montati sulla UUT, tra cui:

- HSL
- RGB
- Lux
- Infrarossi
- Binning
- Cd

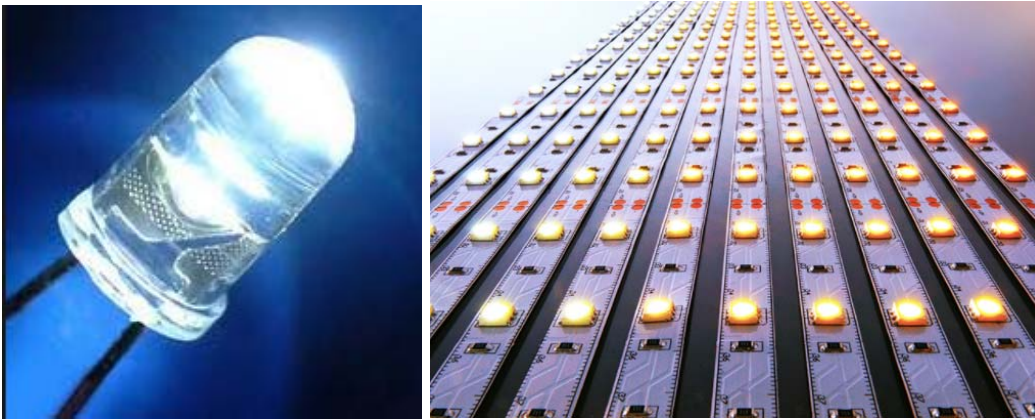


Figura 45 – Esempi di LED

#### 4.6.1 Accessibilità dei pin

I test point sull'anodo e sul catodo di ciascun LED dovrebbero trovarsi al di fuori dell'area mostrata nella figura 49.

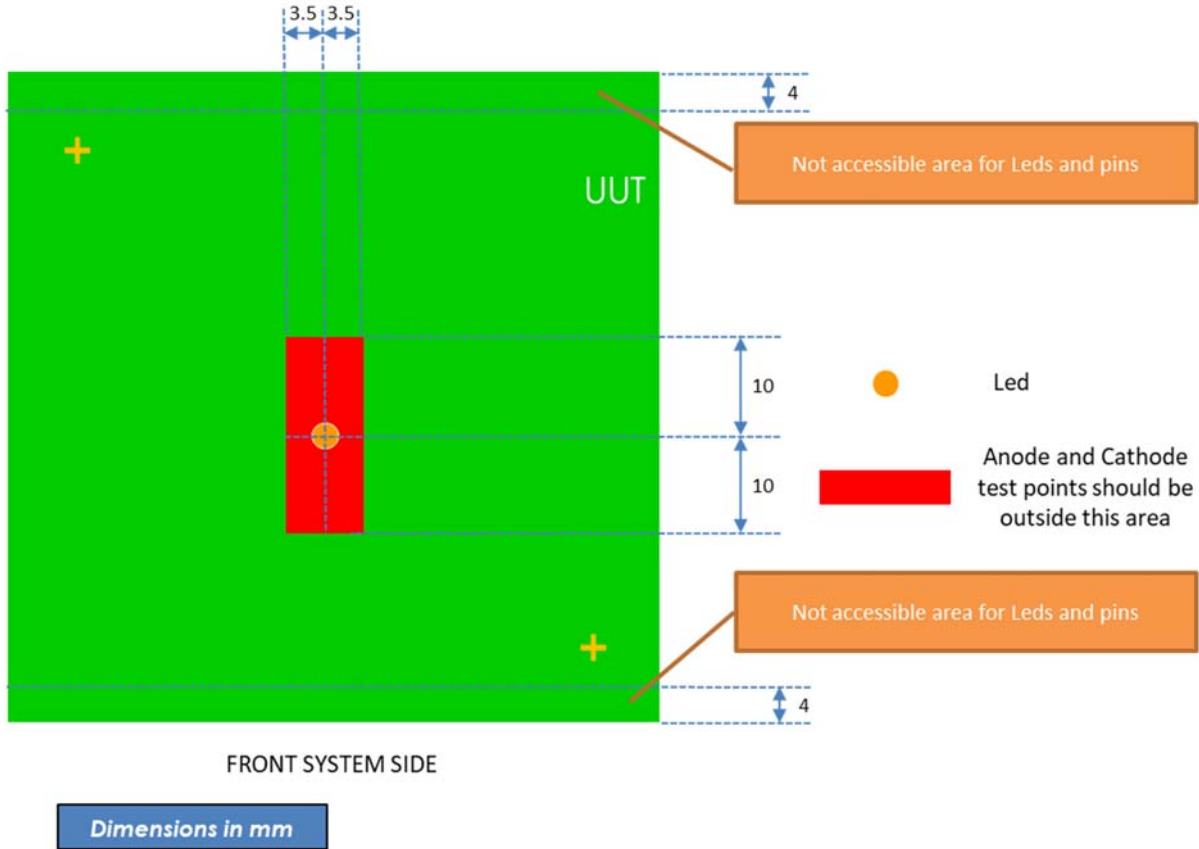


Figura 46 – Criteri di accessibilità del test point sull'anodo e sul catodo (validi per LCS55)

NOTA: questa informazione è valida sia per il lato superiore che per quello inferiore della scheda

#### 4.6.2 Altezza dei componenti attorno al LED

I componenti attorno al LED devono avere un'altezza conforme ai requisiti riportati nella figura 50.

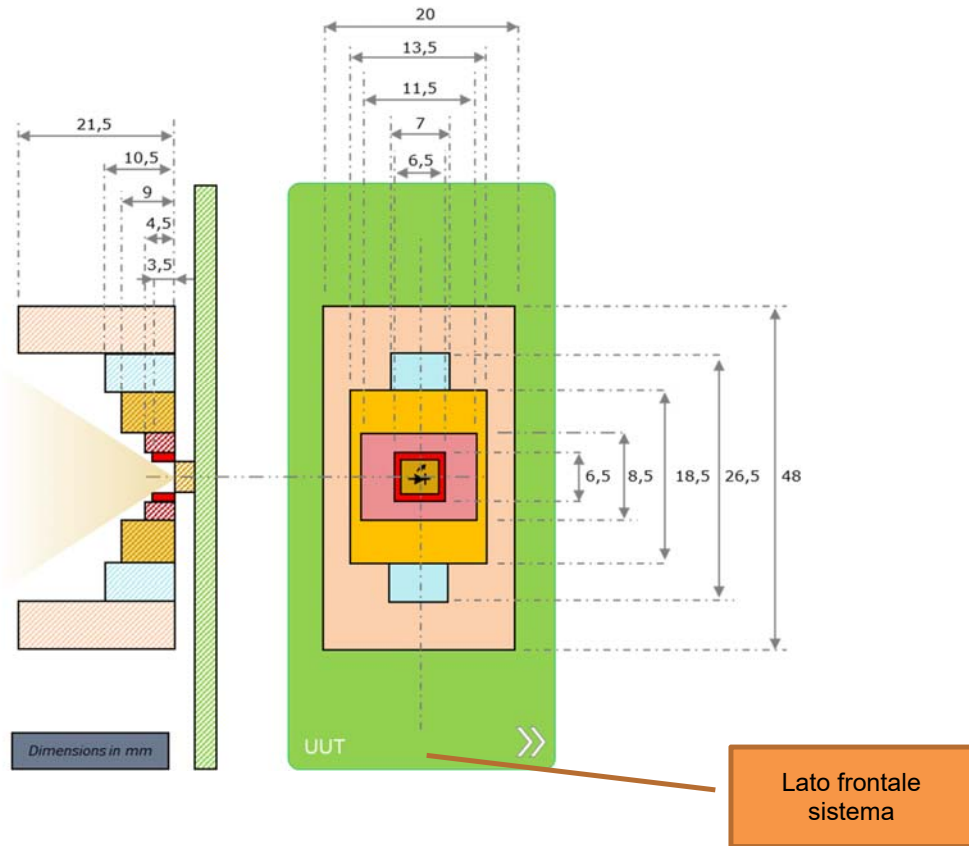


Figura 47 – Accessibilità dell'area attorno al LED (valida per LCS55)

#### Legend:

- Area with components max height = 3,5mm
- Area with components max height = 4,5 mm
- Area with components max height = 9 mm
- Area with components max height = 10,5 mm
- Area with components max height = 21,5 mm
- Area with components max height = 55 mm

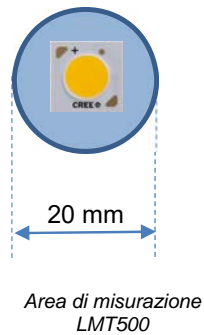
Nota: le altezze massime si riferiscono al lato superiore dei LED

## 4.7 Test Candela del LED con LMT500

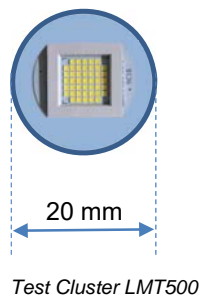
La misurazione Candela sui LED viene eseguita con uno speciale misuratore di luce in grado di eseguire misurazioni 3D, montato sugli assi del tester a sonda mobile.

### 4.7.1 Area di lavoro

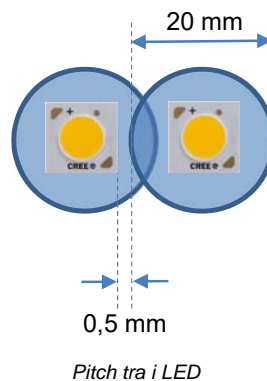
I LED da testare devono essere mantenuti all'interno dell'area di test LMT500, come mostra la figura seguente:



Più LED ravvicinati possono essere testati da Cluster; in questo modo si ottiene la somma dell'illuminazione dei LED, come mostra la figura seguente:

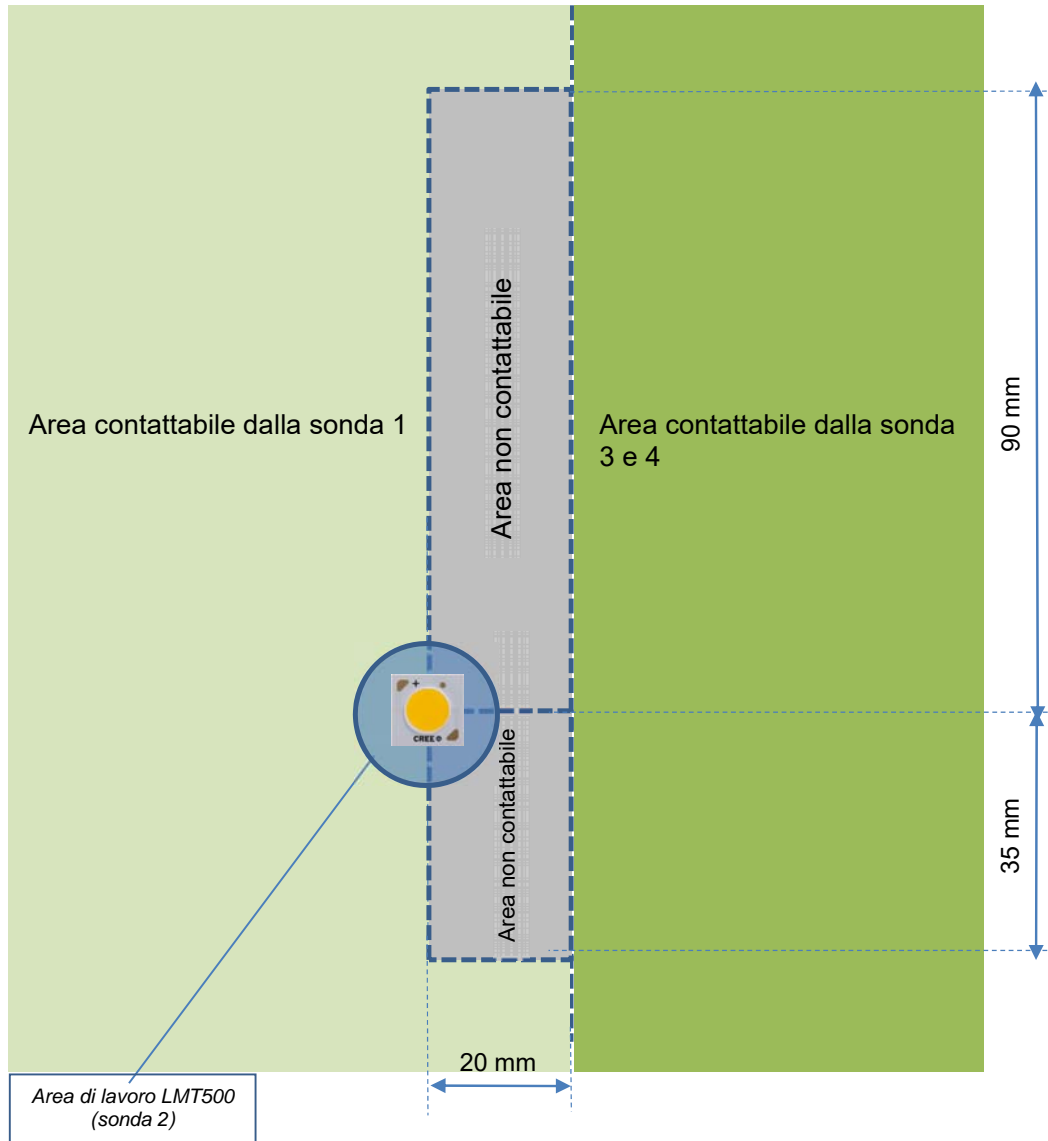


### 4.7.2 Pitch tra i LED

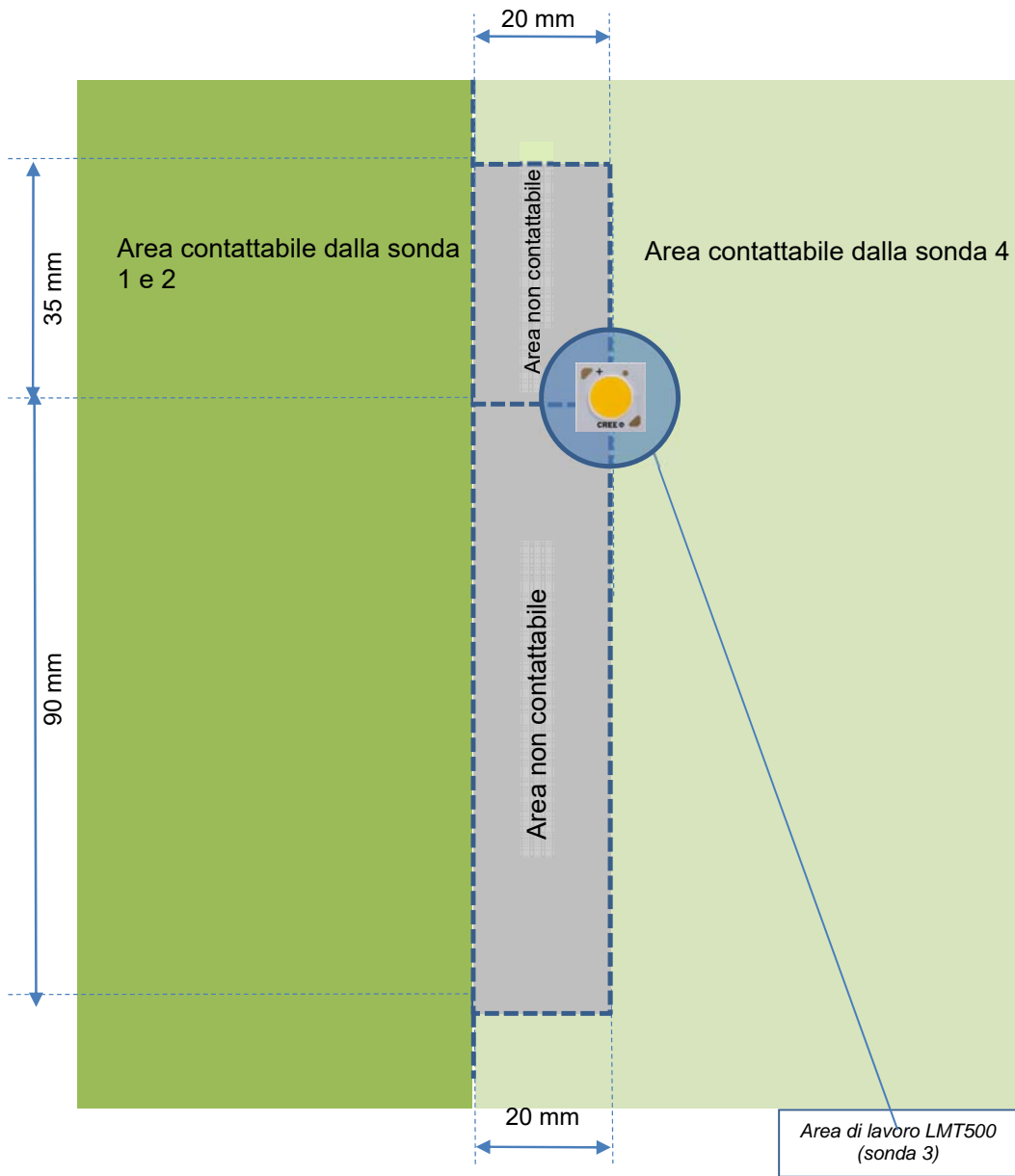


### 4.7.3 Accessibilità dei LED

LMT in uso sulla sonda 2, come mostrato nella figura seguente:



LMT in uso sulla sonda 3, come mostrato nella figura seguente:



## 4.8 Interfaccia SDI (4080)

L'interfaccia SDI (Side Device Interface) è un'unità di contatto che permette l'invio di segnali alla UUT attraverso sonde elastiche installate sui trasporti di linea serrati. Necessita di schede predisposte con pad di contatto appositamente progettate. La SDI permette di svolgere i seguenti test:

- Test funzionale
- Test alimentati
- On-Board Programming
- Boundary Scan

Le informazioni di questo capitolo sono utili ai **progettisti elettronici** e ai **progettisti di PCB** coinvolti nei seguenti aspetti:

- Progettazione meccanica delle pad
- Collegamenti elettrici
- Collegamenti elettrici sulla scheda
- Vincoli elettrici

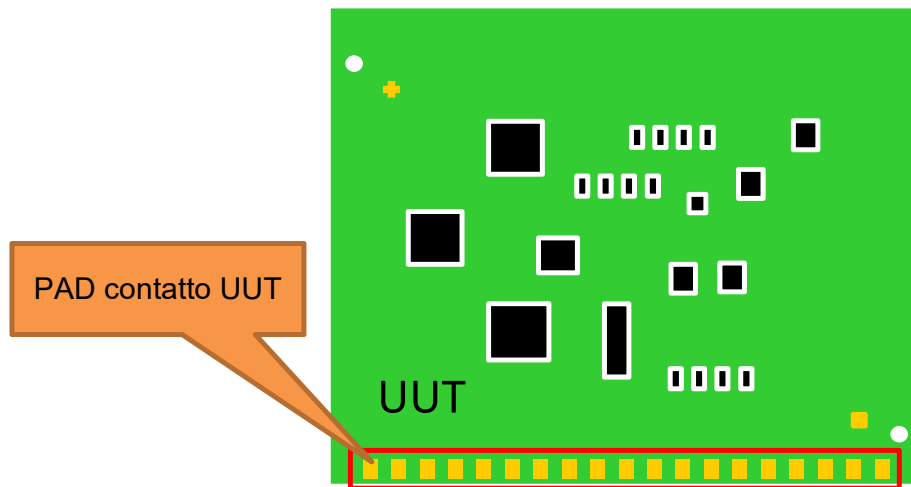


Figura 48 – Esempio dell'area pad SDI sulla UUT

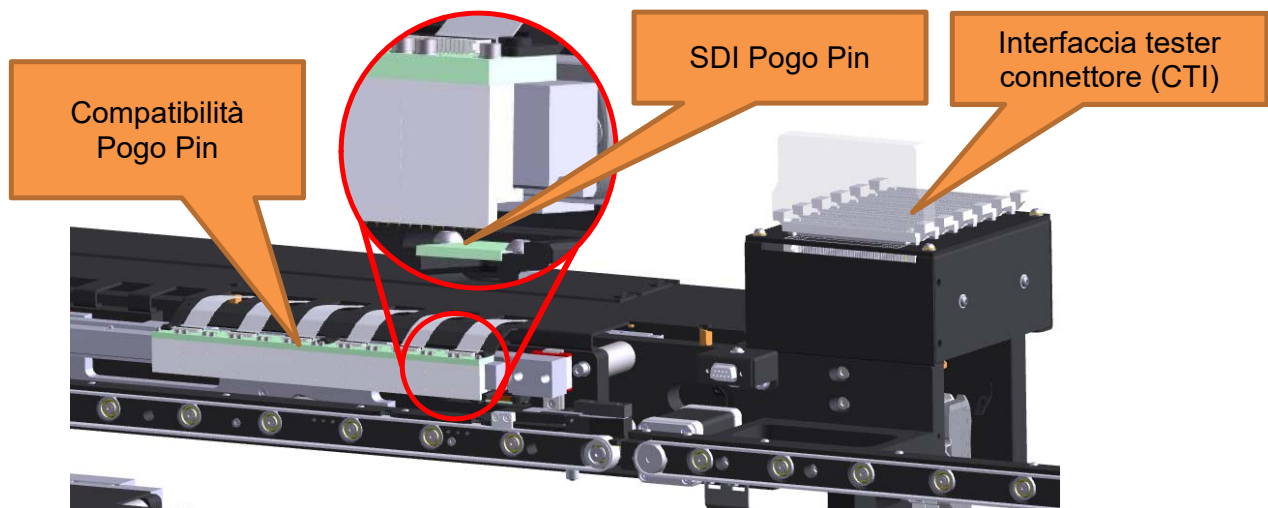


Figura 49 – Meccanismo SDI e dettaglio su Pogo Pin



#### 4.8.1 Progettazione meccanica delle pad

La figura sotto mostra le informazioni sulla forma che devono avere le pad affinché siano contattabili dalla SDI Pogo Pin:

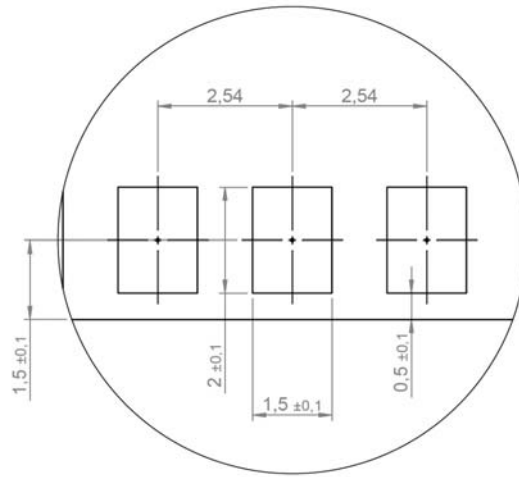


Figura 50 – Dimensioni della pad per il contatto tramite SDI [dimensioni in mm]

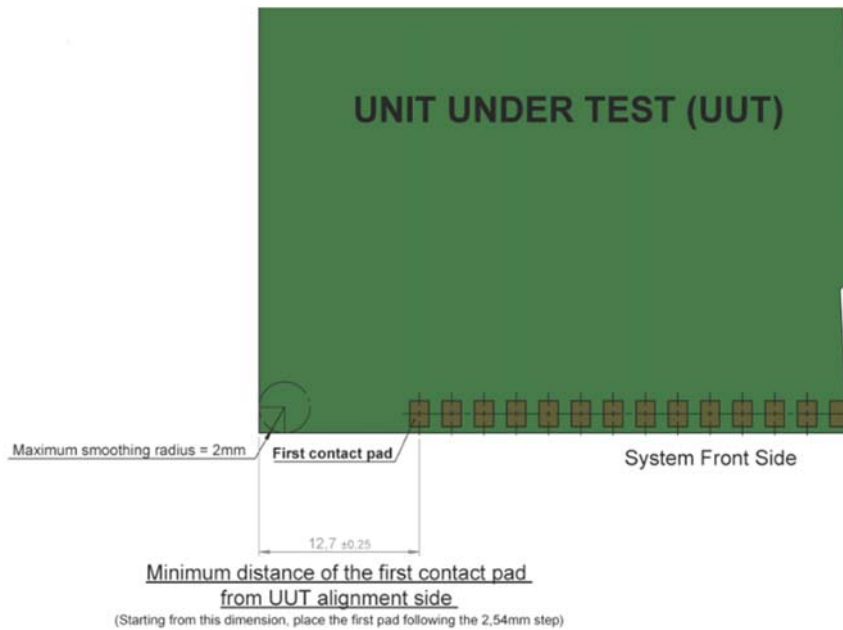


Figura 51 – Posizionamento della prima pad per il contatto del Pogo Pin

Modello	Pin max	Lato
SDI120	96	Anteriore

Tabella 21 – Modello interfaccia SDI



### 4.8.3 Collegamenti elettrici sulla scheda

Se la scheda è provvista di telaio, ad esempio in un pannello, è necessario inserire delle piste dal bordo del PAD attraverso i supporti.

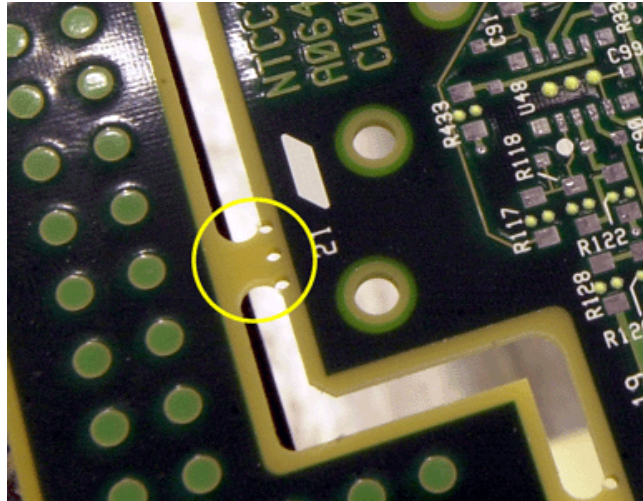


Figura 53 – Esempio di supporto per scheda

In caso di separazione manuale dei pannelli della scheda, le piste devono passare attraverso gli strati più interni del PCB; il passaggio negli strati esterni potrebbe infatti danneggiare la scheda durante la divisione del pannello.

Ciascun Pogo Pin può trasportare una corrente massima di 1A: per forzare il passaggio di più corrente, occorre creare piste aggiuntive e usare più pad in parallelo.



Figura 54 – Suggerimento per la separazione del pannello

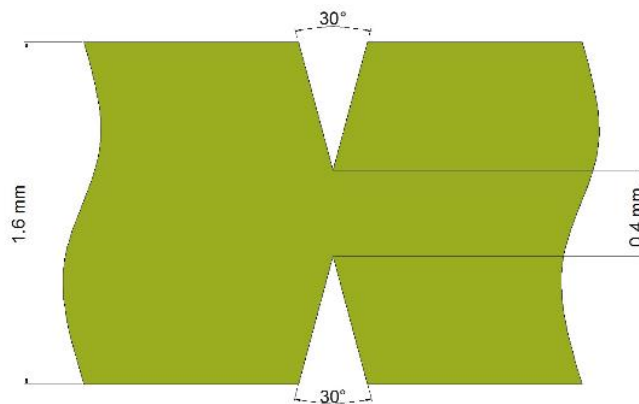


Figura 55 – Quota scanalatura a V

#### 4.8.4 Vincoli elettrici

Se le pad sono sul telaio del pannello, occorre dividere le piste che portano alle pad dal resto del circuito, per evitare di creare stub di correnti parassite.

La divisione delle piste si realizza ad esempio posizionando dei fusibili accanto all'intersezione del net che verranno bruciati una volta concluso il test.

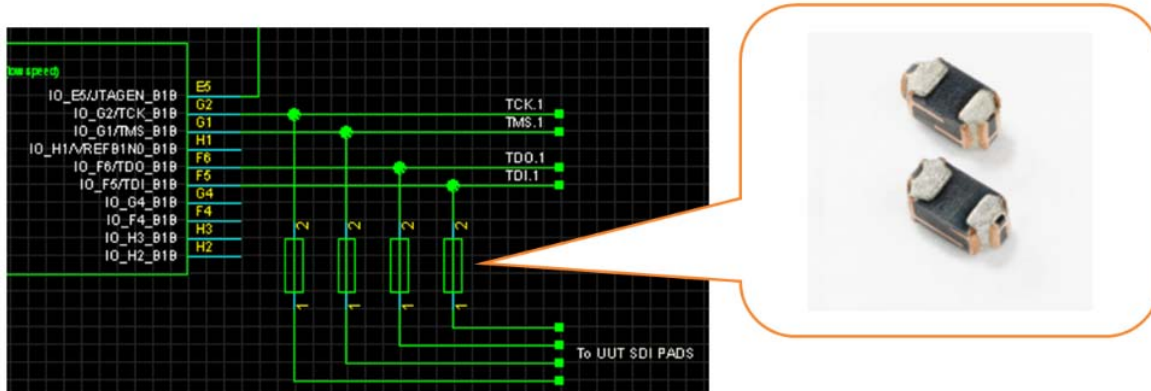


Figura 56 – Esempio di circuito e fusibili per la divisione del net

## 4.9 Componenti programmabili

Il tester a sonde mobili permette di programmare i componenti programmabili durante lo svolgimento del programma di test.

La programmazione può essere svolta in vari modi, a seconda dei segnali di programmazione richiesti e delle alimentazioni di corrente necessarie, come descritto in questo capitolo.

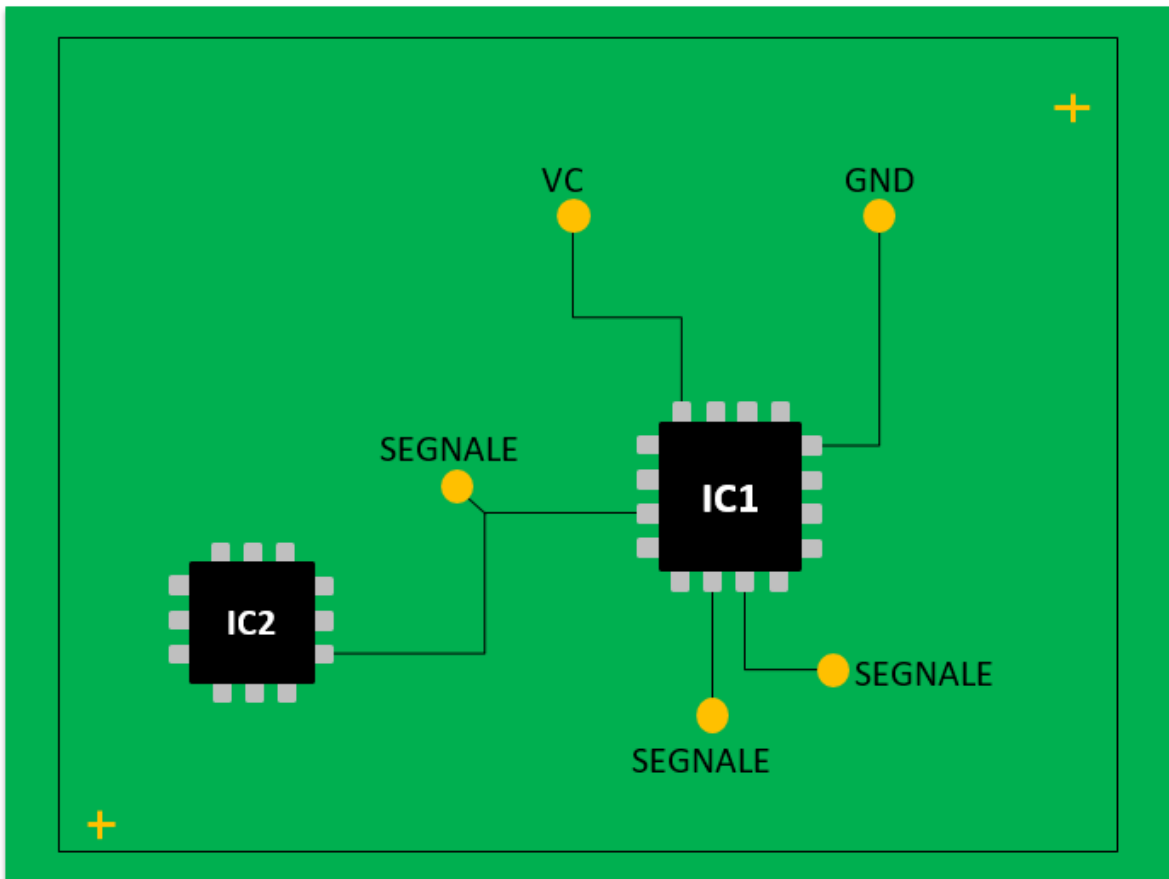


Figura 57 – Esempio di componente programmabile e relativa accessibilità

#### 4.9.1 Prerequisiti di accessibilità e vincoli

Per programmare un componente è consigliabile rispettare i seguenti requisiti:

- Accessibilità totale di tutti i punti coinvolti nella programmazione.
- Accessibilità totale dei net alimentati da punti multipli.
- Accessibilità totale di altri segnali necessari per la programmazione (vincoli, pull-up, pull-down, ...)
- Accessibilità totale di tutti i segnali necessari per disabilitare il componente da programmare o altri componenti programmabili (reset, ...)
- Nei limiti del possibile, non collegare direttamente a VCC o GND i segnali coinvolti nella programmazione (vincoli, reset, segnali per forzare tensioni specifiche ...).
- Fornire, laddove possibile, uno stato della scheda che confermi l'esito positivo della programmazione (LED, segnale H / L, assorbimento di corrente diverso dalla scheda non programmata, ...).
- Garantire l'accessibilità e la possibilità di disabilitare gli oscillatori.

#### 4.9.2 Componenti OTP

Se si utilizzano componenti OTP, si raccomanda di installare altre versioni programmabili del componente, per le operazioni di debugging (anche con tipi di case diversi), in cui sia possibile eseguire più di una singola programmazione.

#### **4.9.3 Programmazione di diversi componenti connessi l'uno all'altro**

La programmazione simultanea di dispositivi diversi non è realizzabile se i componenti in questione sono cortocircuitati.

Tra i componenti programmabili occorre provvedere al disaccoppiamento dei resistori sul bus di programmazione.

#### 4.9.4 Combinazioni di accessibilità

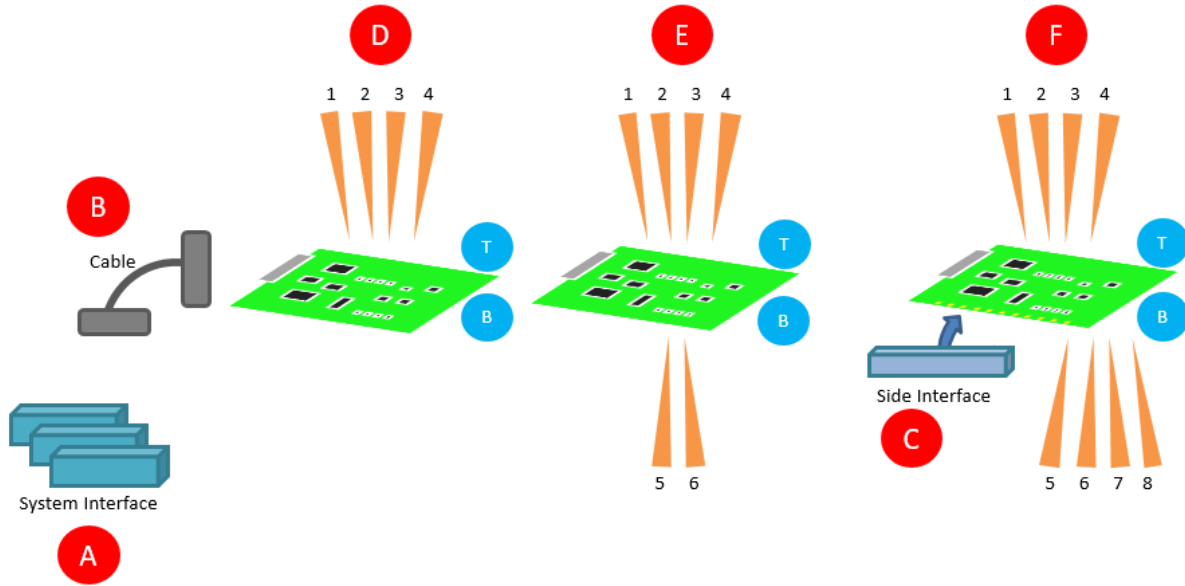


Figura 58 – Combinazioni di accessibilità

Segnali di programmazione componente	A Int. sistema	B Cavo	D Sistema a 4 assi	E Sistema a 6 assi	F Sistema a 8 assi	Segnali accesso programmazione	Segnali accesso alimentazione
Fino a 2 conduttori	-	-	X	-	-	T	T
Fino a 2 conduttori	-	-	-	X	-	T	T o B
Fino a 2 conduttori	-	-	-	-	X	T o B o C	T o B o C
Fino a 4 conduttori (1)	X	X	X	-	-	T	Connettore o B
Fino a 4 conduttori	-	-	-	X	-	T	B
Fino a 4 conduttori	-	-	-	-	X	T o B o C	T o B o C
Fino a 6 conduttori (1)	X	X	X	-	-	Connettore	Connettore
Fino a 6 conduttori (1)	X	X	-	X	-	T + B	Connettore
Fino a 6 conduttori	-	-	-	-	X	T + B o C	T + B o C
Fino a 8 conduttori (1)	X	X	X	-	-	Connettore	Connettore
Fino a 8 conduttori (1)	X	X	-	X	-	Connettore	Connettore
Fino a 8 conduttori	-	-	-	-	X	T + B o C	T + B o C

(1) Sistema di caricamento manuale

Tabella 22 – Combinazioni raccomandate per l'accessibilità di programmazione e segnali di potenza in base al modello di sistema